

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4761286号
(P4761286)

(45) 発行日 平成23年8月31日 (2011. 8. 31)

(24) 登録日 平成23年6月17日 (2011. 6. 17)

(51) Int. Cl.	F I
G 0 6 F 19/00 (2011. 01)	G 0 6 F 19/00 I I O
B 0 1 J 19/00 (2006. 01)	B 0 1 J 19/00 J

請求項の数 7 (全 16 頁)

(21) 出願番号	特願2004-91355 (P2004-91355)	(73) 特許権者	393031586
(22) 出願日	平成16年3月26日 (2004. 3. 26)		株式会社国際電気通信基礎技術研究所
(65) 公開番号	特開2005-270908 (P2005-270908A)		京都府相楽郡精華町光台二丁目2番地2
(43) 公開日	平成17年10月6日 (2005. 10. 6)	(74) 代理人	100067828
審査請求日	平成19年1月17日 (2007. 1. 17)		弁理士 小谷 悦司
(出願人による申告) 平成15年度通信・放送機構、研究テーマ「人間情報コミュニケーションの研究開発」に関する委託研究、産業活力再生特別措置法第30条の適用を受ける特許出願		(74) 代理人	100075409
			弁理士 植木 久一
		(74) 代理人	100109438
			弁理士 大月 伸介
		(72) 発明者	真栄城 哲也
			京都府相楽郡精華町光台二丁目2番地2
			株式会社国際電気通信基礎技術研究所内
		(72) 発明者	邊見 均
			京都府相楽郡精華町光台二丁目2番地2
			株式会社国際電気通信基礎技術研究所内
			最終頁に続く

(54) 【発明の名称】 ハードウェアシミュレータ

(57) 【特許請求の範囲】

【請求項 1】

所定のハードウェアから構成され、シミュレーション対象物間の反応によるシミュレーション対象物の変化量をシミュレーションするハードウェアシミュレータであって、

シミュレーション対象物に対して設けられ、当該シミュレーション対象物に関する値を演算する複数の演算素子と、

前記シミュレーション対象物間の反応に応じて演算素子の値を変化させる反応回路と、
前記シミュレーション対象物間の反応に応じて前記反応回路と前記演算素子との接続を切り換える切り換え回路とを備え、

前記反応回路は、前記反応に関係するシミュレーション対象物に対して設けられた演算素子を特定するための素子特定情報を予め記憶しており、

前記反応回路から取得した素子特定情報を基に、前記シミュレーション対象物をノード、前記反応をリンクとして表現した前記シミュレーション対象物のネットワーク構造を抽出する抽出回路をさらに備え、

前記演算素子は、前記シミュレーション対象物に関する値をカウントするカウント回路を含み、

前記反応回路は、原料物質から生成物質を生成する反応の進行状態に応じて、反応前の原料物質である各シミュレーション対象物の量を表すカウント回路に対して減少指令信号を出力して当該カウント回路のカウント値を減少させるとともに、反応後の生成物質である各シミュレーション対象物の量を表すカウント回路に対して増加指令信号を出力して当

10

20

該カウント回路のカウント値を増加させ、さらに、前記減少指令信号及び増加指令信号の出力状態を特定するための出力特定情報を前記抽出回路へ出力し、

前記抽出回路は、前記出力特定情報から前記減少指令信号及び前記増加指令信号の出力頻度を算出し、算出した出力頻度から反応速度を特定し、所定の反応速度以上の反応速度を有する反応を表すシミュレーション対象物のネットワーク構造を抽出することを特徴とするハードウェアシミュレータ。

【請求項 2】

前記抽出回路は、前記反応回路から取得した素子特定情報及び出力特定情報に加えて前記カウント回路から取得したカウント値を基に前記シミュレーション対象物のネットワーク構造を抽出することを特徴とする請求項 1 記載のハードウェアシミュレータ。

10

【請求項 3】

前記抽出回路は、前記反応回路から取得した素子特定情報を基に演算素子と反応回路との組み合わせをマトリックス形式で記憶する記憶回路と、

前記記憶回路に記憶されている演算素子と反応回路との組み合わせから前記シミュレーション対象物のネットワーク構造を抽出する構造抽出回路とを含むことを特徴とする請求項 1 又は 2 記載のハードウェアシミュレータ。

【請求項 4】

前記構造抽出回路は、抽出したネットワーク構造を基に当該ネットワーク構造の特徴を表す特徴情報を演算することを特徴とする請求項 3 記載のハードウェアシミュレータ。

【請求項 5】

20

前記抽出回路により抽出されたネットワーク構造を提示する提示装置をさらに備えることを特徴とする請求項 1 ～ 4 のいずれかに記載のハードウェアシミュレータ。

【請求項 6】

前記提示装置は、前記抽出回路により抽出されたネットワーク構造を 2 部グラフ表現することを特徴とする請求項 5 記載のハードウェアシミュレータ。

【請求項 7】

前記提示装置は、前記抽出回路により抽出されたネットワーク構造をハイパーグラフ表現することを特徴とする請求項 5 記載のハードウェアシミュレータ。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、所定のハードウェアから構成され、シミュレーション対象物間の反応によるシミュレーション対象物の変化量をシミュレーションするハードウェアシミュレータに関するものである。

【背景技術】

【0002】

従来の化学反応シミュレーション方法としては、例えば、シミュレーションプログラムを計算機で実行することにより、有限温度及び有限時間を設定し、これら有限温度及び有限時間における分子動力学計算を行い、分子動力学計算により求められた励起状態を含む構造のすべてを用いて物質の全原子に働く力がすべて緩和される安定構造を複数求める処理等を行うものがある（特許文献 1 参照）。

40

【0003】

一方、上記のような化学反応シミュレーションにおいて多数の物質を容易に取り扱うことができるように、本願発明者は、化学反応シミュレーションを所定のハードウェアを用いて行うことを提案しており、この場合、化学反応ごとに反応実行回路が設けられ、この反応実行回路により各物質カウンタの値を増減させてシミュレーションが行われる（特許文献 2 参照）。

【特許文献 1】特開 2002-260975 号公報

【特許文献 2】特開 2002-126497 号公報

【発明の開示】

50

【発明が解決しようとする課題】

【0004】

しかしながら、上記の化学反応シミュレーションでは、単に化学反応をシミュレーションできるだけで、シミュレーション対象物のネットワーク構造を抽出することはできない。特に、シミュレーション対象物の数が膨大になった場合、シミュレーション対象物間の関係が非常に複雑となり、シミュレーション対象物のネットワーク構造を抽出することがより困難となる。また、シミュレーション対象物間の反応の中には、発生頻度が非常に低く、シミュレーション対象物のネットワークとして無視できるものもあるが、上記の化学反応シミュレーションでは、このような反応を無視して主要な反応のみを表すシミュレーション対象物のネットワーク構造を抽出することもできない。

10

【0005】

本発明の目的は、シミュレーション動作を行いながら、簡略な回路構成でシミュレーション対象物のネットワーク構造を抽出することができるハードウェアシミュレータを提供することである。

【課題を解決するための手段】

【0006】

本発明に係るハードウェアシミュレータは、所定のハードウェアから構成され、シミュレーション対象物間の反応によるシミュレーション対象物の変化量をシミュレーションするハードウェアシミュレータであって、シミュレーション対象物に対して設けられ、当該シミュレーション対象物に関する値を演算する複数の演算素子と、前記シミュレーション対象物間の反応に応じて演算素子の値を変化させる反応回路と、前記シミュレーション対象物間の反応に応じて前記反応回路と前記演算素子との接続を切り換える切り換え回路とを備え、前記反応回路は、前記反応に係るシミュレーション対象物に対して設けられた演算素子を特定するための素子特定情報を予め記憶しており、前記反応回路から取得した素子特定情報を基に、前記シミュレーション対象物をノード、前記反応をリンクとして表現した前記シミュレーション対象物のネットワーク構造を抽出する抽出回路をさらに備え、前記演算素子は、前記シミュレーション対象物に関する値をカウントするカウント回路を含み、前記反応回路は、原料物質から生成物質を生成する反応の進行状態に応じて、反応前の原料物質である各シミュレーション対象物の量を表すカウント回路に対して減少指令信号を出力して当該カウント回路のカウント値を減少させるとともに、反応後の生成物質である各シミュレーション対象物の量を表すカウント回路に対して増加指令信号を出力して当該カウント回路のカウント値を増加させ、さらに、前記減少指令信号及び増加指令信号の出力状態を特定するための出力特定情報を前記抽出回路へ出力し、前記抽出回路は、前記出力特定情報から前記減少指令信号及び前記増加指令信号の出力頻度を算出し、算出した出力頻度から反応速度を特定し、所定の反応速度以上の反応速度を有する反応を表すシミュレーション対象物のネットワーク構造を抽出する。

20

30

【0007】

本発明に係るハードウェアシミュレータでは、シミュレーション対象物間の反応に応じてシミュレーション対象物に関する値を演算する複数の演算素子の値が反応回路によって変更されることにより、シミュレーション対象物間の反応によるシミュレーション対象物の変化量がシミュレーションされる。ここで、反応回路は反応に係るシミュレーション対象物に対して設けられた演算素子を特定するための素子特定情報を予め記憶しており、反応回路から取得した素子特定情報を基にシミュレーション対象物のネットワーク構造を抽出しているので、素子特定情報から各反応回路に接続される演算素子を特定することができ、シミュレーション動作を行いながら、シミュレーション対象物のネットワーク構造を簡略な回路構成で抽出することができる。

40

【0009】

この場合、反応の進行状態に応じて、反応前の各シミュレーション対象物の量を表すカウント回路に対して減少指令信号を出力して当該カウント回路のカウント値を減少させるとともに、反応後の各シミュレーション対象物の量を表すカウント回路に対して増加指令

50

信号を出力して当該カウント回路のカウント値を増加させ、このときの減少指令信号及び増加指令信号の出力状態を特定するための出力特定情報をも取得してシミュレーション対象物のネットワーク構造を抽出しているので、この出力特定情報から減少指令信号及び増加指令信号の出力頻度、すなわち反応速度を特定することができ、所定の反応速度以上の反応速度を有する主要な反応を表すシミュレーション対象物のネットワーク構造を抽出することができる。

【0010】

前記抽出回路は、前記反応回路から取得した素子特定情報及び出力特定情報に加えて前記カウント回路から取得したカウント値を基に前記シミュレーション対象物のネットワーク構造を抽出することが好ましい。

10

【0011】

この場合、反応回路から取得した素子特定情報及び出力特定情報に加えてカウント回路から取得したカウント値を基にシミュレーション対象物のネットワーク構造を抽出しているので、カウント回路のカウント値、すなわちシミュレーション対象物に関する値、例えば、シミュレーション対象物の現在の数が所定数以上あり、十分な反応を行うことができる主要な反応を表すシミュレーション対象物のネットワーク構造を抽出することができる。

【0012】

前記抽出回路は、前記反応回路から取得した素子特定情報を基に演算素子と反応回路との組み合わせをマトリックス形式で記憶する記憶回路と、前記記憶回路に記憶されている演算素子と反応回路との組み合わせから前記シミュレーション対象物のネットワーク構造を抽出する構造抽出回路とを含むことが好ましい。

20

【0013】

この場合、演算素子と反応回路との組み合わせがマトリックス形式で記憶され、記憶されている演算素子と反応回路との組み合わせからシミュレーション対象物のネットワーク構造を抽出しているので、演算素子、すなわちシミュレーション対象物をノード、反応回路、すなわち反応をリンクとしてシミュレーション対象物のネットワーク構造を容易に抽出することができる。

【0014】

前記構造抽出回路は、抽出したネットワーク構造を基に当該ネットワーク構造の特徴を表す特徴情報を演算することが好ましい。

30

【0015】

この場合、抽出したネットワーク構造を基に当該ネットワーク構造の特徴を表す特徴情報を演算しているので、演算素子、すなわちシミュレーション対象物をノード、反応回路、すなわち反応をリンクとした場合、各シミュレーション対象物に対するリンク数、その平均値及び最大値等のネットワーク構造の特徴的な情報を容易に検出することができる。

【0016】

前記抽出回路により抽出されたネットワーク構造を提示する提示装置をさらに備えることが好ましい。この場合、ネットワーク構造を提示することができるので、ユーザはネットワーク構造を容易に理解することができる。

40

【0017】

前記提示装置は、前記抽出回路により抽出されたネットワーク構造を2部グラフ表現することが好ましい。この場合、ネットワーク構造が2部グラフ表現されるので、演算素子、すなわちシミュレーション対象物及び反応回路、すなわち反応をノードとし、両者の関係をリンクとして表示すること等ができ、ネットワーク構造をユーザがより容易に理解することができる。

【0018】

前記提示装置は、前記抽出回路により抽出されたネットワーク構造をハイパーグラフ表現してもよい。この場合、ネットワーク構造がハイパーグラフ表現されるので、演算素子、すなわちシミュレーション対象物及び反応回路、すなわち反応を頂点とし、両者の関係

50

を辺として表示すること等ができ、ネットワーク構造をユーザがより容易に理解することができる。

【発明の効果】

【0019】

本発明によれば、反応回路から取得した素子特定情報を基にシミュレーション対象物のネットワーク構造を抽出しているため、素子特定情報から各反応回路に接続される演算素子を特定することができ、シミュレーション動作を行いながら、シミュレーション対象物のネットワーク構造を簡略な回路構成で抽出することができる。

【発明を実施するための最良の形態】

【0020】

以下、本発明によるハードウェアシミュレータの一例として、生化学反応をシミュレーションし、シグナル伝達ネットワーク、遺伝子ネットワーク等の解明に好適に用いられる化学反応シミュレーション装置について図面を参照しながら説明する。

【0021】

図1は、本発明の一実施の形態によるハードウェアシミュレータの構成を示すブロック図である。図1に示すハードウェアシミュレータは、複数の乱数発生器R1～Rn（nは任意の正数）、複数の酵素カウンタK1～Kn、複数の絞り回路V1～Vn、複数の反応実行回路H1～Hn、複数の物質カウンタB1～Bm（mは任意の正数）、接続切り換え回路SW、ネットワーク回路NC、構造情報記憶回路SM、構造抽出回路SD及び表示装置DDを備える。

【0022】

酵素カウンタK1～Kn、絞り回路V1～Vn及び反応実行回路H1～Hnは、シミュレーションに使用される生化学反応ごとに設けられ、物質カウンタB1～Bmは、シミュレーションに使用される物質ごとに設けられる。乱数発生器R1は、絞り回路V1の入力側に接続され、反応実行回路H1は、絞り回路V1の出力側に接続され、酵素カウンタK1は、絞り回路V1に接続される。他の乱数発生器、酵素カウンタ、絞り回路及び反応実行回路も上記と同様に接続される。

【0023】

接続切り換え回路SWは、例えば、空間スイッチ等から構成され、複数の増加指令信号用の入力配線I1～In及び減少指令信号用の入力配線D1～Dnと、複数の増加指令信号用の出力配線i1～im及び減少指令信号用の出力配線d1～dmを含み、各配線がマトリックス状に配置されている。

【0024】

反応実行回路H1は、接続切り換え回路SWの増加指令信号用の入力配線I1及び減少指令信号用の入力配線D1に接続され、他の反応実行回路も同様に接続される。物質カウンタB1は、接続切り換え回路SWの増加指令信号用の出力配線i1及び減少指令信号用の出力配線d1に接続され、他の物質カウンタも同様に接続される。また、接続切り換え回路SWにおいて図中に黒丸で示す各配線の交点NDには、時分割ゲート及び時分割ゲートのオン／オフを制御する保持メモリ等から構成されるスイッチ（図示省略）が配置されている。

【0025】

接続切り換え回路SWは、各スイッチをオン／オフすることにより、増加指令信号用の入力配線I1～Inと増加指令信号用の出力配線i1～imとの接続状態及び減少指令信号用の入力配線D1～Dnと減少指令信号用の出力配線d1～dmとの接続状態を制御し、各反応実行回路H1～Hnが表す生化学反応の反応前の物質を表す物質カウンタ及び反応後の物質を表す物質カウンタと対応する反応実行回路とを接続する。なお、接続切り換え回路SWは、上記の空間スイッチに特に限定されず、反応実行回路と物質カウンタとの接続状態を切り換えることができるものであれば、他の接続切り換え回路を用いてもよいし、また、接続切り換え回路を用いることなく、反応実行回路と物質カウンタとを配線により直接接続するようにしてもよい。

10

20

30

40

50

【0026】

物質カウンタB1～Bmは、例えば、バイナリカウンタ等から構成され、反応前の各物質の数、すなわち分子数又は原子数を初期カウント値として設定され、反応実行回路H1～Hnの減少指令信号及び増加指令信号に応じて、そのカウント値を減少及び増加させる。なお、物質カウンタは、上記のバイナリカウンタに特に限定されず、シミュレーション対象物ごとに設けられ、当該シミュレーション対象物に関する値を演算する演算素子であれば、他のカウンタ等を用いてもよい。例えば、代謝経路におけるクエン酸回路のような生化学反応を状態遷移と捉え、状態遷移機械（有限状態オートマトン）を組み合わせて使用する場合、物質カウンタとしてジョンソンカウンタを用いることにより、コンパクトな回路により高速にシミュレーションすることができる。

10

【0027】

乱数発生器R1は、生化学反応の反応速度を制御するための所定の乱数を、絞り回路V1を介して反応実行回路H1に出力する。乱数発生器としては、擬似乱数を発生させる擬似乱数発生回路、カオス的な乱数を発生させるカオス発生回路、熱雑音に基づく乱数を発生させる熱雑音発生回路等を用いることができる。

【0028】

例えば、擬似乱数発生回路としては、線形フィードバックシフトレジスタを用いることによって、線形フィードバックシフトレジスタがL個のレジスタから構成されると、 $2^L - 1$ の長周期を有するが、ほぼランダムな乱数を発生させることができる。カオス発生回路としては、コンデンサと可変抵抗回路とで構成される閉ループにより不規則な信号を発生させる回路等を用いることによって、カオス的な振る舞いを行う不規則な乱数を発生させることができる。熱雑音発生回路としては、短周期のパルスで長周期のパルスによりラッチし、ラッチされた短周期のパルスのレベルを乱数として出力する回路等を用いることによって、ホワイトノイズによる周期性のない乱数を発生させることができる。

20

【0029】

酵素カウンタK1は、反応実行回路H1が表す生化学反応に使用される酵素物質の数、すなわち酵素物質の分子数をそのカウント値として設定され、設定されたカウント値に応じて絞り回路V1の絞り量が調整される。なお、一般の化学反応の場合は、酵素カウンタが触媒カウンタに変更され、生細胞内で作られる蛋白性の生体触媒である酵素の代わりに、触媒物質の数がそのカウント値として設定される。また、触媒（酵素）を使用しない化学反応の場合、触媒（酵素）カウンタ及び絞り回路は不要となる。

30

【0030】

具体的には、乱数発生器R1が乱数として“1”又は“0”のデータをランダムに発生し、酵素カウンタK1がそのカウント値に応じて“0”に対する“1”の頻度を調整して“1”又は“0”のデータを出力する。このとき、絞り回路V1は両データの論理積を取り、その結果を反応実行回路H1へ出力する。したがって、酵素カウンタK1のカウント値に応じて反応実行回路H1へ入力される“1”の頻度が調整される。

【0031】

反応実行回路H1は、データとして“1”が入力された場合、反応を実行させるため、増加指令信号用の入力配線I1にカウント値を1だけ増加させるための増加指令信号を出力するとともに、減少指令信号用の入力配線D1にカウント値を1だけ減少させるための減少指令信号を出力する。一方、反応実行回路H1は、データとして“0”が入力された場合、反応を行わないようにするため（不実行の状態）、増加指令信号及び減少指令信号を出力しない。

40

【0032】

このとき、接続切り換え回路SWは、減少指令信号用の入力配線D1と、反応実行回路H1が表す生化学反応における反応前の物質の数、すなわち分子数又は原子数を表す物質カウンタに接続されている減少指令信号用の出力配線とを接続している。したがって、反応実行回路H1から出力される減少指令信号が反応前の物質に対して設けられた物質カウンタへ入力され、当該物質カウンタが自身のカウント値を1だけ減少させる。また、接続

50

切り換え回路SWは、増加指令信号用の入力配線I1と、反応実行回路H1が表す生化学反応における反応後の物質の数、すなわち分子数又は原子数を表す物質カウンタに接続されている増加指令信号用の出力配線とを接続している。したがって、反応実行回路H1から出力される増加指令信号が反応後の物質に対して設けられた物質カウンタへ入力され、当該物質カウンタが自身のカウント値を1だけ増加させる。

【0033】

他の乱数発生器、酵素カウンタ、絞り回路及び反応実行回路も、上記と同様に構成され、生化学反応に応じて上記と同様に動作する。なお、酵素カウンタに割り当てられる酵素の数が生化学反応等により増減する場合は、酵素カウンタも物質カウンタと同様に構成されて接続切り換え回路に接続され、対応する反応実行回路によりそのカウント値が増減される。

10

【0034】

また、反応実行回路H1～Hnは、内部にメモリを有し、自身が割り当てられた反応における反応前の物質に割り当てられた物質カウンタ及び反応後の物質に割り当てられた物質カウンタを特定するための素子特定情報として部分ネットワーク構造情報を予め記憶している。ここで、物質カウンタB1～Bm及び反応実行回路H1～Hnには、各々を識別可能な識別情報が予め付与されており、反応実行回路H1は、反応前後の物質カウンタの識別情報を部分ネットワーク構造情報として予め記憶している。他の反応実行回路も同様に自身の部分ネットワーク構造情報を予め記憶している。

【0035】

20

反応実行回路H1は、自身の部分ネットワーク構造情報を出力信号S1としてネットワーク回路NCを介して反応実行回路H2へ出力する。反応実行回路H2は、受信した反応実行回路H1の部分ネットワーク構造情報に自身の部分ネットワーク構造情報を付加して出力信号S2としてネットワーク回路NCを介して反応実行回路H3へ出力する。以降、反応実行回路H3～Hn-1は、受信した部分ネットワーク構造情報に自身の部分ネットワーク構造情報を付加してネットワーク回路NCを介して次の反応実行回路へ出力する。最後に、反応実行回路Hnは、受信した反応実行回路Hn-1までの部分ネットワーク構造情報に自身の部分ネットワーク構造情報を付加して出力信号Snとしてネットワーク回路NCへ出力する。

【0036】

30

ネットワーク回路NCは、例えば、平均経路長が短いというランダムネットワークの特徴とクラスター係数が大きいというレギュラーネットワークの特徴との双方を合わせ持つスモールワールドネットワーク回路から構成され、反応実行回路Hnから送信された全ての部分ネットワーク構造情報を構造情報記憶回路SMへ出力する。このように、スモールワールドネットワーク回路を用いて、部分ネットワーク構造情報を順次送信することによりネットワーク回路NCにおける通信のオーバーヘッドを低減することができ、短時間で全ての部分ネットワーク構造情報を構造情報記憶回路SMへ送信することができる。

【0037】

なお、ネットワーク回路は、上記の例に特に限定されず、他のネットワークを用いてもよい。また、部分ネットワーク構造情報の送信方法も、上記の例に特に限定されず、全ての反応実行回路H1～Hnが自身の部分ネットワーク構造情報をネットワーク回路NCを介して構造情報記憶回路SMへ直接送信したり、一部の反応実行回路が自身の部分ネットワーク構造情報を順次送信し、他の反応実行回路が自身の部分ネットワーク構造情報を直接送信する等の種々の変更が可能である。

40

【0038】

構造情報記憶回路SMは、メモリ等から構成され、反応実行回路H1～Hnから送信された部分ネットワーク構造情報から反応実行回路と当該反応実行回路に接続される物質カウンタとが識別可能なように、反応実行回路と物質カウンタとの組み合わせをマトリックス形式で記憶する。

【0039】

50

構造抽出回路SDは、所定の論理回路等から構成され、構造情報記憶回路SMに記憶されている反応実行回路と物質カウンタとの組み合わせから、物質カウンタ、すなわち反応前後の物質をノード、反応実行回路、すなわち反応をリンクとするネットワーク構造を抽出し、抽出したネットワーク構造を2部グラフ表現するための画像データを表示装置DDへ出力する。

【0040】

表示装置DDは、CRT（陰極線管）又は液晶表示装置等から構成され、構造抽出回路SDから出力された画像データを用いてネットワーク構造を2部グラフ表現を用いて表示する。なお、ネットワーク構造のユーザへの提示方法は、上記の例に特に限定されず、ネットワーク構造をハイパーグラフ（例えば、グラフの理論III、C. ベルジェ著、サイエンス社参照）、双対グラフ等の他のグラフ表現を用いて表示したり、印刷装置を用いて印字する等の種々の変更が可能である。例えば、ハイパーグラフの場合、物質カウンタ（反応前後の物質）及び反応実行回路（反応）を頂点、両者の関係を辺として表示したり、物質カウンタ（反応前後の物質）を頂点、反応実行回路（物質間の反応）を辺として表示したりすることができる。

【0041】

また、反応実行回路H1～Hnは、減少指令信号及び増加指令信号を出力するとき、減少指令信号及び増加指令信号を出力したことを示すとともに、出力した信号が減少指令信号及び増加指令信号のいずれであるかを特定するための出力特定情報を出力信号S1～Snとしてネットワーク回路NCへ出力する。ネットワーク回路NCは、反応実行回路H1～Hnから送信された出力特定情報を構造情報記憶回路SMへ出力する。構造情報記憶回路SMは、受信された出力特定情報を用いて各反応実行回路H1～Hnが出力している減少指令信号及び増加指令信号の単位時間当りの送信回数（送信頻度）を算出して反応実行回路H1～Hnに対応付けて送信頻度を記憶する。構造抽出回路SDは、構造情報記憶回路SMに記憶されている送信頻度を読み出し、所定の下限值以上の送信頻度、すなわち所定の反応速度以上の反応速度で反応が行われている主要な反応を抽出する。構造抽出回路SDは、この主要な反応に該当する反応実行回路と物質カウンタとの組み合わせからネットワーク構造を抽出し、反応速度が十分に速い主要な反応のみを表すネットワーク構造を表示装置DDに2部グラフ表示させる。

【0042】

また、物質カウンタB1～Bmは、現在のカウンタ値、すなわち各物質の分子数又は原子数をネットワーク回路NCへ出力する。ネットワーク回路NCは、物質カウンタB1～Bmから送信された各物質の分子数又は原子数を構造情報記憶回路SMへ出力する。構造情報記憶回路SMは、受信された各物質の分子数又は原子数を反応実行回路H1～Hn又は物質カウンタB1～Bmに対応付けて記憶する。構造抽出回路SDは、構造情報記憶回路SMに記憶されている各物質の分子数又は原子数を読み出し、所定の下限值以上の分子数又は原子数が存在して十分な反応が行われている主要な反応を抽出する。構造抽出回路SDは、この主要な反応に該当する反応実行回路と物質カウンタとの組み合わせからネットワーク構造を抽出し、反応物質が十分に存在する主要な反応のみを表すネットワーク構造を表示装置DDに2部グラフ表示させる。

【0043】

また、構造抽出回路SDは、抽出したネットワーク構造を基に当該ネットワーク構造の特徴を表す特徴情報を演算して表示装置DDに表示させる。例えば、構造抽出回路SDは、内部の加算器を用いて、構造情報記憶回路SMに記憶されている反応実行回路と物質カウンタとの組み合わせから物質カウンタに接続されている反応実行回路の数、すなわちリンク数を算出したり、内部の除算器を用いて、全ての物質カウンタのリンク数を加算した値を物質カウンタの総数で除算して物質カウンタの平均リンク数を算出したり、内部の最大値検出器を用いて、物質カウンタの最大リンク数を算出したり、所定範囲ごとに最大リンク数を算出してリンク数の分布を算出する等の種々の演算を行う。

【0044】

本実施の形態において、物質カウンタB 1～B mが演算素子及びカウント回路の一例に相当し、反応実行回路H 1～H n、乱数発生器R 1～R n、酵素カウンタK 1～K n、絞り回路V 1～V n及び接続切り換え回路S Wが反応回路の一例に相当し、構造情報記憶回路S M及び構造抽出回路S Dが抽出回路の一例に相当し、構造情報記憶回路S Mが記憶回路の一例に相当し、構造抽出回路S Dが構造抽出回路の一例に相当し、表示装置D Dが提示装置の一例に相当する。

【0045】

次に、上記のように構成されたハードウェアシミュレータの動作について説明する。まず、シミュレーションの対象となる物質、生化学反応及び酵素等に関する必要なデータを用いて、物質カウンタB 1～B mに各物質の数を表すカウンタの初期値が設定されるとともに、酵素カウンタK 1～K nに各酵素の数を表すカウンタの初期値が設定される。次に、乱数発生器R 1～R nは上記の乱数を発生させ、絞り回路V 1～V nは、酵素カウンタK 1～K nの酵素の数に応じて乱数を補正する。反応実行回路H 1～H nは、酵素数により補正された乱数の値に応じて反応が実行されるように、反応前の物質の分子数又は原子数を表す物質カウンタB 1～B mのカウント値を1だけ減少させるとともに、反応後の物質の分子数又は原子数を表す物質カウンタB 1～B mのカウント値を1だけ増加させる。

【0046】

このようにして、各反応実行回路H 1～H nが表す生化学反応の反応速度が反応実行回路H 1～H nごとに調整され、各反応実行回路H 1～H nが表す生化学反応の反応前後の物質に対応する物質カウンタB 1～B mに対応する反応実行回路H 1～H nに接続されるとともに、各反応実行回路H 1～H nが表す生化学反応に応じて反応前後の物質に対応する物質カウンタB 1～B mのカウント値が減少又は増加され、複数の生化学反応が並列的にシミュレーションされる。

【0047】

このように、反応前後の各物質の量をカウント値、すなわち数（整数）として捉え、生化学反応による物質の変化量をシミュレーションしているので、物質カウンタB 1～B mの数を増加するだけでシミュレーションに使用する物質の種類を増加させることができる。また、未知の生化学反応が新たにわかった場合、病体等によりある生化学反応が欠損している場合及び野生種のために生化学反応が通常と異なる場合でも、新たな生化学反応、欠損した生化学反応及び通常と異なる生化学反応に応じて接続切り換え回路S Wにより反応実行回路H 1～H nと物質カウンタB 1～B mとの接続状態を変更等することにより容易に対処することができる。

【0048】

ここで、反応実行回路H 1～H nは、自身の部分ネットワーク構造情報を順次送信しており、最終的に、構造情報記憶回路S Mは、全ての部分ネットワーク構造情報を受信して反応実行回路と物質カウンタとの組み合わせをマトリックス形式で記憶する。構造抽出回路S Dは、構造情報記憶回路S Mに記憶されている反応実行回路と物質カウンタとの組み合わせから、物質カウンタ（反応前後の物質）をノード、反応実行回路（反応）をリンクとするネットワーク構造を抽出し、抽出したネットワーク構造を表示装置D Dに2部グラフ表示させる。

【0049】

図2は、物質をノード、反応をリンクとした場合の物質間の反応をネットワーク表現した一例を示す図である。なお、図中の丸はノードとなる物質を、矢印はリンクとなる反応を、矢印方向は反応方向をそれぞれ示しており、反応に応じてリンクの始点側の物質カウンタの値が減少し、リンクの終点側の物質カウンタの値が増加する。図2に示す例では、物質Aから反応R 1により物質Bが生成され、物質Bから反応R 2により物質Cが生成されるとともに、反応R 4により物質Dが生成され、物質Dは反応R 3により物質Cからも生成される反応をネットワーク表現したものである。なお、ネットワーク表現としては、上記の例に特に限定されず、例えば、反応をノード、物質をリンクとして表現することもできる。

10

20

30

40

50

【0050】

図3は、図2に示す反応に対応して反応実行回路間で転送される部分ネットワーク構造情報の一例を示す図である。反応R1～R4が反応実行回路H1～H4に割り当てられ、物質A～Dが物質カウンタB1～B4に割り当てられているとすると、まず、反応実行回路H1は、図3の(a)に示す部分ネットワーク構造情報を反応実行回路H2へ送信する。ここで、図3中の“1”は当該位置の物質に割り当てられている物質カウンタと反応に割り当てられている反応回路とが接続されていることを示す情報であり、“0”は当該位置の物質に割り当てられている物質カウンタと反応に割り当てられている反応実行回路とが接続されていないことを示す情報である。

【0051】

次に、反応実行回路H2は、受信した反応実行回路H1の部分ネットワーク構造情報に自身の部分ネットワーク構造情報を付加し、図3の(b)に示す部分ネットワーク構造情報を反応実行回路H3へ送信する。次に、反応実行回路H3は、受信した部分ネットワーク構造情報に自身の部分ネットワーク構造情報を付加し、図3の(c)に示す部分ネットワーク構造情報を反応実行回路H4へ送信する。最後に、反応実行回路H4は、受信した部分ネットワーク構造情報に自身の部分ネットワーク構造情報を付加し、図3の(d)に示す部分ネットワーク構造情報を構造情報記憶回路SMへ送信する。なお、上記の部分ネットワーク構造情報の送信方法としては、“1”及び“0”を全て送信してもよいし、マトリックス上の位置を特定する情報とともに“1”のみを送信してもよい。

【0052】

構造情報記憶回路SMは、図3の(d)に示す部分ネットワーク構造情報を受信して記憶する。構造抽出回路SDは、図3の(d)に示す部分ネットワーク構造情報から“1”が記憶されている反応実行回路と物質カウンタとの組み合わせを抽出することによりネットワーク構造を抽出し、抽出したネットワーク構造を2部グラフ表現を用いて表示装置DDに表示させる。

【0053】

図4は、表示装置DDに表示される2部グラフの一例を示す図である。上記の動作により、図4に示すように、ノードの集合が2分割され、リンクが2つの部分集合を結ぶ2部グラフが表示され、この場合、反応R1～R4と物質A～Dとがそれぞれ部分集合を形成し、反応R1～R4と物質A～Dとの間がリンクで結ばれた2部グラフが表示装置DDに表示される。この場合、ネットワーク構造を2部グラフ表現されるので、物質カウンタB1～B4及び反応実行回路H1～H4をノードとし、両者の関係をリンクとして表示することができ、ネットワーク構造をユーザが容易に理解することができる。

【0054】

また、上記のシミュレーション中に、反応実行回路H1～Hnは、減少指令信号及び増加指令信号を出力したことを示すとともに、出力した信号が減少指令信号及び増加指令信号のいずれであるかを特定するための出力特定情報を構造情報記憶回路SMに記憶させる。構造情報記憶回路SMは、受信された出力特定情報を用いて各反応実行回路H1～Hnが出力している減少指令信号及び増加指令信号の送信頻度、すなわち反応速度を算出して記憶する。構造抽出回路SDは、この送信頻度を読み出して所定の反応速度以上の反応速度で反応が行われている主要な反応を抽出し、部分ネットワーク構造情報を用いてこの主要な反応のみを表すネットワーク構造を抽出して表示装置DDに2部グラフを表示させる。この場合、出力特定情報から反応方向を特定して有効グラフにより2部グラフを表示してもよい。

【0055】

さらに、上記のシミュレーション中に、物質カウンタB1～Bmは、現在のカウント値、すなわち各物質の分子数又は原子数を構造情報記憶回路SMに記憶させる。構造抽出回路SDは、各物質の分子数又は原子数を読み出して分子数又は原子数が十分に存在して十分な反応が行われている主要な反応を抽出し、部分ネットワーク構造情報を用いてこの主要な反応のみを表すネットワーク構造を抽出して表示装置DDに2部グラフ表示させる。

【0056】

また、上記のシミュレーション中又はシミュレーション後に、構造抽出回路SDは、抽出したネットワーク構造のリンク数、平均リンク数、最大リンク数及びリンク数の分布等を算出し、当該ネットワーク構造の特徴を表す特徴情報として表示装置DDに表示させる。

【0057】

上記のように、本実施の形態では、反応実行回路H1～Hnが自身の部分ネットワーク構造情報を順次送信して反応実行回路と物質カウンタとの組み合わせがマトリックス形式で構造情報記憶回路SMに記憶され、構造抽出回路SDが構造情報記憶回路SMに記憶されている反応実行回路と物質カウンタとの組み合わせからネットワーク構造を抽出している

10

【0058】

ので、シミュレーション動作を行いながら、部分ネットワーク構造情報から各反応実行回路H1～Hnに接続される物質カウンタB1～Bmを特定することができ、物質と反応との関係を表すネットワーク構造を簡略な回路構成で抽出することができる。

20

【0059】

また、構造抽出回路SDは出力特定情報をも取得してネットワーク構造を抽出することができるので、この出力特定情報から反応速度を特定して所定の反応速度以上の反応速度を有する主要な反応を表すネットワーク構造をも抽出することができる。また、構造抽出回路SDは物質カウンタB1～Bmのカウント値、すなわち各物質の分子数又は原子数をも取得してネットワーク構造を抽出することができるので、各物質の分子数又は原子数から

【0060】

十分な反応が行われている主要な反応を表すネットワーク構造を抽出することができる。さらに、構造抽出回路SDは抽出したネットワーク構造のリンク数、平均リンク数、最大リンク数及びリンク数の分布等を算出することができるので、ネットワーク構造の特徴的な部分を容易に検出することができる。

30

【0061】

次に、細胞内の各物質の濃度勾配を考慮して細胞内の生化学反応をシミュレーションする場合について説明する。図5は、細胞内の各物質の濃度勾配を考慮して細胞内の生化学反応をシミュレーションする方法を説明するための模式図である。

【0062】

図5に示すように、細胞内の生化学反応をシミュレーションする場合、一つの細胞を複数のセルCEに空間分割し、セルCEごとに物質の量を保持させ、セルオートマトンにより各物質の濃度勾配をシミュレーションする。すなわち、対象とするセル内の各物質の濃度（量）と近傍の6個のセル内の物質の濃度（量）とからセル間での各物質の拡散をシミュレーションする。

40

【0063】

例えば、隣接する2つのセルC1、C2に、濃度の異なる物質1、物質2及び物質3がそれぞれ含まれている場合、セルC1、C2間では、濃度の高い方から低い方へ各物質が拡散し、このセル間での拡散を以下のようにしてシミュレーションすることができる。

【0064】

図6は、図5に示す2つのセルにおける物質の拡散をシミュレーションする場合のハードウェアシミュレータの構成を示すブロック図である。図6に示すハードウェアシミュレータは、セルC1用のハードウェアシミュレータCB1、セルC2用のハードウェアシミュレータCB2、拡散回路KC、ネットワーク回路NC、構造情報記憶回路SM、構造抽出回路SD及び表示装置DDを備える。

50

拡散回路KCは、物質カウンタB1～B3，B1'～B3'のカウンタ値、すなわち各物質の分子数又は原子数に応じて各物質が拡散するように、物質カウンタB1～B3，B1'～B3'のカウンタ値を制御する。例えば、物質カウンタB1のカウンタ値が物質カウンタB1'のカウンタ値より大きい場合、平衡状態になるまで、所定の拡散速度に従い、物質カウンタB1のカウンタ値を順次減少させるとともに、これに対応させて物質カウンタB1'のカウンタ値を順次増加させる。ネットワーク回路NCは、ハードウェアシミュレータCB1，CB2に接続され、構造情報記憶回路SMは、ハードウェアシミュレータCB1，CB2の部分ネットワーク構造情報等を記憶し、構造抽出回路SDは、部分ネットワーク構造情報等を用いてハードウェアシミュレータCB1，CB2のネットワーク構造を抽出して表示装置DDに表示させる。

10

【0065】

なお、図6では、セルC1，C2用のハードウェアシミュレータCB1，CB2において物質カウンタB1～B3，B1'～B3'のみを図示しているが、各ハードウェアシミュレータCB1，CB2も、図1に示すハードウェアシミュレータと同様に構成され、乱数発生器、酵素カウンタ、絞り回路、反応実行回路及び接続切り換え回路（図示省略）を有している。したがって、ハードウェアシミュレータCB1，CB2も、図1に示すハードウェアシミュレータと同様に動作し、各セルC1，C2ごとに内部の生化学反応がシミュレーションされ、構造抽出回路SDは、反応実行回路から送信された部分ネットワーク構造情報等を用いてネットワーク構造を抽出して表示装置DDに表示させる。

20

【0066】

上記のように、細胞を複数のセルに分割し、セルごとに生化学反応による物質の変化量をシミュレーションするとともに、隣接するセル間での各物質の拡散をシミュレーションすることにより、細胞内の各物質の濃度勾配を考慮して細胞内の物質の変化量をシミュレーションすることができる。各セルC1，C2ごとに内部の生化学反応がシミュレーションされ、反応実行回路から送信された部分ネットワーク構造情報等を用いてネットワーク構造を抽出することができ、シミュレーション動作を行いながら、物質と反応との関係を表すネットワーク構造を簡略な回路構成で抽出することができる。

【0067】

次に、多細胞の生化学反応をシミュレーションする場合について説明する。図7は、多細胞の生化学反応をシミュレーションする方法を説明するための概略図である。図7に示すように、図5と同様に各細胞を複数のセルCE（図中のハッチングのないセル）に分割するとともに、細胞間に存在する細胞壁を複数の細胞壁セルWC（図中のハッチングを施したセル）に分割する。この場合、各細胞内では、図5及び図6を用いて説明した細胞内のシミュレーションと同様に生化学反応がシミュレーションされる。

30

【0068】

また、細胞壁を表す細胞壁セルWCの部分は、例えば、拡散が起こらない、すなわち細胞間で物質が拡散しないものとしてシミュレーションを行ってもよく、また、細胞壁でもある程度の拡散が行われるとして、細胞内の細胞セルと同様に拡散回路を用いて拡散をシミュレーションしてもよい。

【0069】

40

上記のように、各細胞を複数のセルに分割するとともに、細胞壁を複数の細胞壁セルに分割し、セルごとに生化学反応による物質の変化量をシミュレーションするとともに、細胞内で隣接するセル間の各物質の拡散等をシミュレーションすることにより、多細胞についても、その生化学反応を同様にシミュレーションできるとともに、反応実行回路から送信された部分ネットワーク構造情報等を用いてネットワーク構造を抽出することができ、シミュレーション動作を行いながら、物質と反応との関係を表すネットワーク構造を簡略な回路構成で抽出することができる。

【0070】

なお、本発明が適用可能なハードウェアシミュレータは、上記の例に特に限定されず、所定のハードウェアから構成され、シミュレーション対象物間の反応によるシミュレーシ

50

ョン対象物の変化量をシミュレーションするハードウェアシミュレータであれば、種々の分野に適用可能である。例えば、脳細胞及び神経回路網等の生物シミュレーション、遺伝子進化及び生物の個体進化シミュレーション、渡り鳥の移動等に関する生態系シミュレーション、移動物に関する交通システムシミュレーション、避難シミュレーション、数値流体シミュレーション、気象シミュレーション、ロジスティクスシミュレーション、電力供給シミュレーション、都市計画等に関する都市シミュレーション、企業間取引及び株式・先物取引等に関する経済システムシミュレーション、経営シミュレーション、電気回路及び集積回路等の電磁シミュレーション、半導体及び材料の電子レベルシミュレーションに適用することができる。

【図面の簡単な説明】

10

【0071】

【図1】本発明の一実施の形態によるハードウェアシミュレータの構成を示すブロック図である。

【図2】物質をノード、反応をリンクとした場合の物質間の反応をネットワーク表現した一例を示す図である。

【図3】図2に示す反応に対応して反応実行回路間で転送される部分ネットワーク構造情報の一例を示す図である。

【図4】表示装置に表示される2部グラフの一例を示す図である。

【図5】細胞内の各物質の濃度勾配を考慮して細胞内の生化学反応をシミュレーションする方法を説明するための模式図である。

20

【図6】図5に示す2つのセルにおける物質の拡散をシミュレーションする場合のハードウェアシミュレータの構成を示すブロック図である。

【図7】多細胞の生化学反応をシミュレーションする方法を説明するための概略図である。

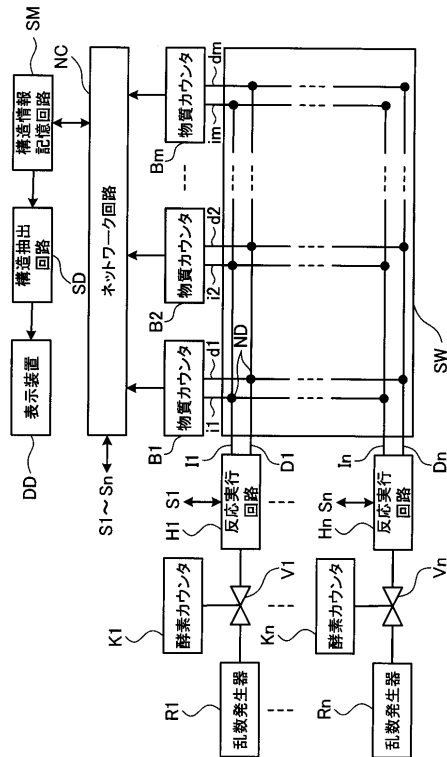
【符号の説明】

【0072】

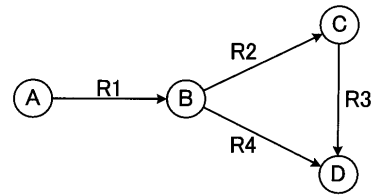
R 1～R n 乱数発生器
K 1～K n 酵素カウンタ
V 1～V n 絞り回路
H 1～H n 反応実行回路
B 1～B m 物質カウンタ
S W 接続切り換え回路
N C ネットワーク回路
S M 構造情報記憶回路
S D 構造抽出回路
D D 表示装置

30

【図 1】



【図 2】



【図 3】

	R1	R2	R3	R4
A	1	0	0	0
B	1	0	0	0
C	0	0	0	0
D	0	0	0	0

(a)

	R1	R2	R3	R4
A	1	0	0	0
B	1	1	0	0
C	0	1	0	0
D	0	0	0	0

(b)

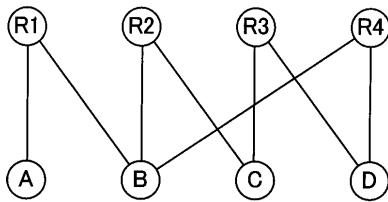
	R1	R2	R3	R4
A	1	0	0	0
B	1	1	0	0
C	0	1	1	0
D	0	0	1	0

(c)

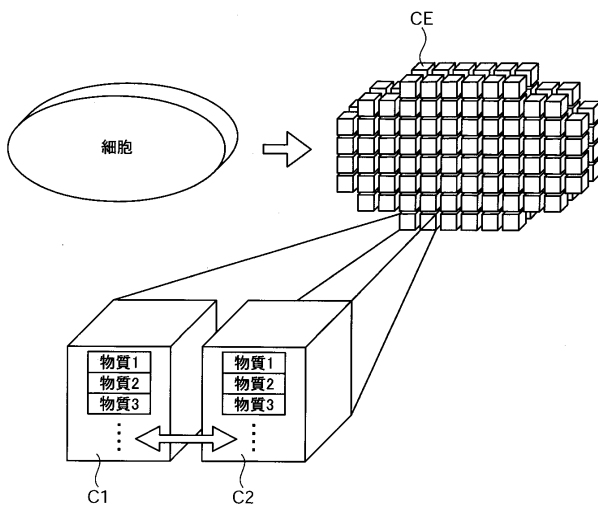
	R1	R2	R3	R4
A	1	0	0	0
B	1	1	0	1
C	0	1	1	0
D	0	0	1	1

(d)

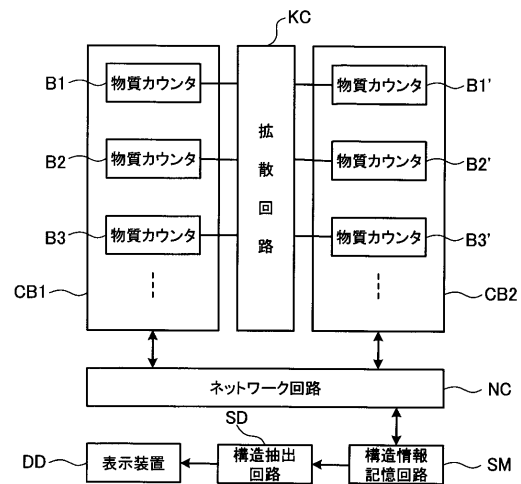
【図 4】



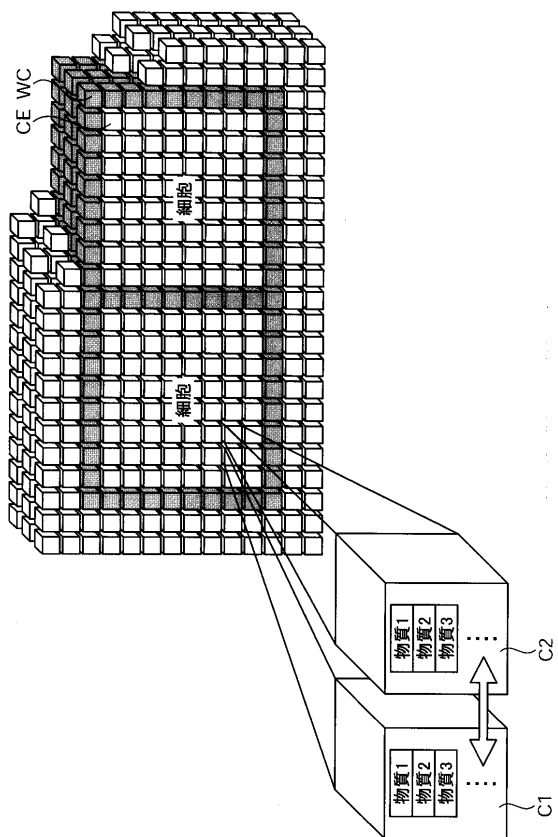
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 下原 勝憲

京都府相楽郡精華町光台二丁目2番地2 株式会社国際電気通信基礎技術研究所内

審査官 神田 和輝

(56)参考文献 特開2001-005797 (JP, A)

特開2001-188768 (JP, A)

特開2002-132506 (JP, A)

特表2004-533037 (JP, A)

国際公開第02/070730 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

B01J 19/00

C07B 61/00

G06F 17/00-17/18

G06F 19/00