

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5228184号
(P5228184)

(45) 発行日 平成25年7月3日(2013.7.3)

(24) 登録日 平成25年3月29日(2013.3.29)

(51) Int.Cl.

F I

H04B 1/10 (2006.01)

H04B 1/10

L

請求項の数 9 (全 29 頁)

(21) 出願番号 特願2009-38441 (P2009-38441)
 (22) 出願日 平成21年2月20日(2009.2.20)
 (65) 公開番号 特開2010-193402 (P2010-193402A)
 (43) 公開日 平成22年9月2日(2010.9.2)
 審査請求日 平成23年12月14日(2011.12.14)

(出願人による申告)平成20年度、支出負担行為担当
 官、総務省大臣官房会計課企画官、研究テーマ「同一周
 波数帯における複数無線システム間無線リソース制御技
 術の研究開発」に関する委託研究、産業技術力強化法第
 19条の適用を受ける特許出願

(73) 特許権者 393031586
 株式会社国際電気通信基礎技術研究所
 京都府相楽郡精華町光台二丁目2番地2
 (74) 代理人 100112715
 弁理士 松山 隆夫
 (72) 発明者 鈴木 康夫
 京都府相楽郡精華町光台二丁目2番地2
 株式会社国際電気通信基礎技術研究所内
 (72) 発明者 塚本 悟司
 京都府相楽郡精華町光台二丁目2番地2
 株式会社国際電気通信基礎技術研究所内
 (72) 発明者 太郎丸 眞
 京都府相楽郡精華町光台二丁目2番地2
 株式会社国際電気通信基礎技術研究所内

最終頁に続く

(54) 【発明の名称】 無線装置

(57) 【特許請求の範囲】

【請求項1】

任意の通信チャネルにおける希望信号と、前記通信チャネル以外の周波数における非希望信号とを含む無線信号を受信する受信器と、

前記受信器によって受信された前記無線信号の受信信号から前記希望信号の成分を除去した第1の推定非希望信号を生成する信号除去回路と、

前記受信信号を遅延する遅延回路と、

前記非希望信号の成分が抑制された受信信号をアナログ信号からデジタル信号に変換する信号変換器と、

前記信号除去回路から受けた第1の推定非希望信号の位相を制御して、前記遅延回路によって遅延された受信信号に含まれる非希望信号の極性を反転した信号を含む第2の推定非希望信号を出力する位相制御回路と、

前記非希望信号の成分が抑制された受信信号を前記信号変換器の最大入力電力を超えないように増幅して前記信号変換器へ出力する増幅器と、

前記位相制御回路から受けた第2の推定非希望信号を前記遅延回路によって遅延された受信信号に加算し、その加算結果を前記非希望信号の成分が抑制された受信信号として前記増幅器へ出力する演算器と、

前記信号変換器によって変換された受信信号を復調する復調器とを備え、

前記信号除去回路は、

前記受信信号をフーリエ変換するフーリエ変換器と、

10

20

前記フーリエ変換器の出力信号において前記希望信号の成分をゼロに設定する信号除去器と、

前記信号除去器の出力信号を逆フーリエ変換し、その変換後の信号を前記第1の推定非希望信号として前記位相制御回路へ出力する逆フーリエ変換器とを含む、無線装置。

【請求項2】

任意の通信チャネルにおける希望信号と、前記通信チャネル以外の周波数における非希望信号とを含む無線信号を受信する受信器と、

前記受信器によって受信された前記無線信号の受信信号から前記希望信号の成分を除去した第1の推定非希望信号を生成する信号除去回路と、

前記受信信号を遅延する遅延回路と、

前記非希望信号の成分が抑制された受信信号をアナログ信号からデジタル信号に変換する信号変換器と、

前記信号除去回路から受けた第1の推定非希望信号の位相を制御して、前記遅延回路によって遅延された受信信号に含まれる非希望信号の極性を反転した信号を含む第2の推定非希望信号を出力する位相制御回路と、

前記非希望信号の成分が抑制された受信信号を前記信号変換器の最大入力電力を超えないように増幅して前記信号変換器へ出力する増幅器と、

前記位相制御回路から受けた第2の推定非希望信号を前記遅延回路によって遅延された受信信号に加算し、その加算結果を前記非希望信号の成分が抑制された受信信号として前記増幅器へ出力する演算器と、

前記信号変換器によって変換された受信信号を復調する復調器とを備え、

前記位相制御回路は、前記第1の推定非希望信号を反転するとともに、前記復調器による復調後の信号におけるエラー率がしきい値以下になるように前記反転後の第1の推定非希望信号の位相を制御する、無線装置。

【請求項3】

前記復調器は、前記受信信号を復調した復調信号のエラー率を検出し、その検出したエラー率が前記しきい値よりも大きいとき前記第1の推定非希望信号の位相を制御するための位相制御信号を前記位相制御回路へ出力し、

前記位相制御回路は、前記位相制御信号に応じて、前記エラー率がしきい値以下になるように前記反転後の第1の推定非希望信号の位相を制御する、請求項2に記載の無線装置。

【請求項4】

任意の通信チャネルにおける希望信号と、前記通信チャネル以外の周波数における非希望信号とを含む無線信号を受信する受信器と、

前記受信器によって受信された前記無線信号の受信信号から前記希望信号の成分を除去した第1の推定非希望信号を生成する信号除去回路と、

前記受信信号を遅延する遅延回路と、

前記非希望信号の成分が抑制された受信信号をアナログ信号からデジタル信号に変換する信号変換器と、

前記信号除去回路から受けた第1の推定非希望信号の位相を制御して、前記遅延回路によって遅延された受信信号に含まれる非希望信号の極性を反転した信号を含む第2の推定非希望信号を出力する位相制御回路と、

前記非希望信号の成分が抑制された受信信号を前記信号変換器の最大入力電力を超えないように増幅して前記信号変換器へ出力する増幅器と、

前記位相制御回路から受けた第2の推定非希望信号を前記遅延回路によって遅延された受信信号に加算し、その加算結果を前記非希望信号の成分が抑制された受信信号として前記増幅器へ出力する演算器と、

前記信号変換器によって変換された受信信号を復調する復調器とを備え、

前記位相制御回路は、前記第1の推定非希望信号を反転するとともに、前記演算器の出力信号における電力が最小になるように前記反転後の第1の推定非希望信号の位相を制御

10

20

30

40

50

する、無線装置。

【請求項 5】

前記位相制御回路は、

前記演算器の出力信号における電力を測定する電力測定器と、

前記電力測定器によって測定された電力が最小になるように前記反転後の第 1 の推定非希望信号の位相を制御する位相制御器とを含む、請求項 4 に記載の無線装置。

【請求項 6】

任意の通信チャネルにおける希望信号と、前記通信チャネル以外の周波数における非希望信号とを含む無線信号を受信する受信器と、

前記受信器によって受信された前記無線信号の受信信号から前記希望信号の成分を除去した第 1 の推定非希望信号を生成する信号除去回路と、

前記受信信号を遅延する遅延回路と、

前記非希望信号の成分が抑制された受信信号をアナログ信号からデジタル信号に変換する信号変換器と、

前記信号除去回路から受けた第 1 の推定非希望信号の位相を制御して、前記遅延回路によって遅延された受信信号に含まれる非希望信号の極性を反転した信号を含む第 2 の推定非希望信号を出力する位相制御回路と、

前記非希望信号の成分が抑制された受信信号を前記信号変換器の最大入力電力を超えないように増幅して前記信号変換器へ出力する増幅器と、

前記位相制御回路から受けた第 2 の推定非希望信号を前記遅延回路によって遅延された受信信号に加算し、その加算結果を前記非希望信号の成分が抑制された受信信号として前記増幅器へ出力する演算器と、

前記信号変換器によって変換された受信信号を復調する復調器とを備え、

前記信号除去回路は、

前記受信信号をフーリエ変換するとともに、そのフーリエ変換後の信号に含まれる非希望信号の各周波数成分が前記遅延回路から出力された受信信号に含まれる非希望信号の各周波数成分に一致するように前記フーリエ変換後の信号を調整するフーリエ変換器と、

前記フーリエ変換器の出力信号において、前記希望信号の成分をゼロに設定する信号除去器と、

前記信号除去器の出力信号を逆フーリエ変換し、その変換後の信号を前記第 1 の推定非希望信号として前記位相制御回路へ出力する逆フーリエ変換器とを含む、無線装置。

【請求項 7】

前記遅延回路における遅延によって発生した前記非希望信号の各周波数成分の遅延変動および／または振幅変動を検出し、その検出した前記遅延変動および／または前記振幅変動を前記フーリエ変換器へ出力する周波数特性測定回路を更に備え、

前記フーリエ変換器は、前記周波数特性測定回路から前記遅延変動および／または前記振幅変動を受け、その受けた前記遅延変動および／または前記振幅変動に基づいて、前記フーリエ変換後の信号に含まれる非希望信号の各周波数成分が前記遅延回路から出力された受信信号に含まれる非希望信号の各周波数成分に一致するように前記フーリエ変換後の信号を調整する、請求項 6 に記載の無線装置。

【請求項 8】

任意の通信チャネルにおける希望信号と、前記通信チャネル以外の周波数における非希望信号とを含む無線信号を受信する受信器と、

前記受信器によって受信された前記無線信号の受信信号から前記希望信号の成分を除去した第 1 の推定非希望信号を生成する信号除去回路と、

前記受信信号を遅延する遅延回路と、

前記非希望信号の成分が抑制された受信信号をアナログ信号からデジタル信号に変換する信号変換器と、

前記信号除去回路から受けた第 1 の推定非希望信号の位相を制御して、前記遅延回路によって遅延された受信信号に含まれる非希望信号の極性を反転した信号を含む第 2 の推定

10

20

30

40

50

非希望信号を出力する位相制御回路と、

前記非希望信号の成分が抑制された受信信号を前記信号変換器の最大入力電力を超えないように増幅して前記信号変換器へ出力する増幅器と、

前記位相制御回路から受けた第2の推定非希望信号を前記遅延回路によって遅延された受信信号に加算し、その加算結果を前記非希望信号の成分が抑制された受信信号として前記増幅器へ出力する演算器と、

前記信号変換器によって変換された受信信号を復調する復調器と、

前記希望信号の電力と前記希望信号以外の信号の電力との比がしきい値よりも大きいとき、前記受信信号を前記増幅器へ出力し、前記希望信号の電力と前記希望信号以外の信号の電力との比がしきい値以下であるとき、前記受信信号を前記信号除去回路へ出力する信号切換回路とを備える無線装置。

10

【請求項9】

前記信号切換回路は、前記受信信号をフーリエ変換した後の信号において前記希望信号の電力および前記希望信号以外の信号の電力を検出し、その検出した前記希望信号の電力と前記希望信号以外の信号の電力との比が前記しきい値よりも大きいのか否かを判定するとともに、その判定結果に応じて前記受信信号を前記増幅器または前記信号除去回路へ出力する、請求項8に記載の無線装置。

【発明の詳細な説明】

【技術分野】

【0001】

20

この発明は、広帯域な無線信号を受信する無線装置に関するものである。

【背景技術】

【0002】

デジタル信号処理技術の発展により、受信した広帯域無線通信信号から任意の通信チャネル信号を復調する広帯域無線受信装置の実現が可能となった。そして、従来、受信信号に含まれる非希望信号を抑制して受信信号を復調する広帯域デジタル受信機が知られている（特許文献1）。

【0003】

図22は、従来の広帯域デジタル受信機の構成図である。従来の広帯域デジタル受信機100は、アンテナ101と、バンドパスフィルタ（BPF：Band Pass Filter）102、105、109と、ミキサ103と、ローカル信号発振器104と、AGC（Auto Gain Control）アンプ106、114と、AD変換器107、115と、信号検出回路108と、DA変換器110と、ローパスフィルタ（LPF：Low Pass Filter）111と、切替器112と、減算器113と、チャネル分離器116と、復調器117とを備える。

30

【0004】

アンテナ101は、無線信号を受信し、その受信した無線信号をBPF102へ出力する。BPF102は、通信チャネルにおける無線信号が存在し得る全帯域を通過させる。

【0005】

ミキサ103、ローカル信号発振器104およびBPF105は、BPF102からの信号の周波数変換および帯域制限を行ない、IF信号を出力する。

40

【0006】

AGCアンプ106は、IF信号を増幅してAD変換器107および加算器113へ出力する。なお、AGCアンプ106の増幅率は、AD変換器107への入力信号がAD変換器107の最大入力レベルを超えない範囲で最大になるようにフィードバック制御される。

【0007】

AD変換器107は、AGCアンプ106からの信号をアナログ信号からデジタル信号に変換する。信号検出回路108は、高速フーリエ変換を用いて信号電力が最大である受信信号を検出する。BPF109は、信号検出回路108から出力された信号のうち、信

50

号電力が最大である受信信号を通過させる。

【0008】

D A変換器110は、B P F 109からの信号をデジタル信号からアナログ信号に変換する。ローパスフィルタ111は、イメージ信号を除去する。切替器112は、ローパスフィルタ111から受けた信号の減算器113への出力と、ローパスフィルタ111から受けた信号の減算器113への不出力とを切り替える。

【0009】

減算器113は、2つの信号の差を演算して出力する。A G Cアンプ114は、減算器113から受けた信号を増幅してA D変換器115へ出力する。なお、A G Cアンプ114の増幅率も、A D変換器115への入力信号がA D変換器115の最大入力レベルを超えない範囲で最大になるようにフィードバック制御される。

10

【0010】

A D変換器115は、A G Cアンプ114からの信号をアナログ信号からデジタル信号に変換する。チャンネル分離器116は、所望のチャンネル帯域を分離する。復調器117は、チャンネル信号を復調する。

【0011】

広帯域デジタル受信機100においては、A D変換器107、信号検出回路108、B P F 109、D A変換器110は、受信信号に含まれる非希望信号を検出する。

【0012】

そして、減算器113は、受信信号から非希望信号を減算し、その減算後の信号をA G Cアンプ114へ出力する。

20

【0013】

そうすると、A G Cアンプ114、A D変換器115、チャンネル分離器116および復調器117は、非希望信号が減算された受信信号からチャンネル信号を抽出して復調する。

【先行技術文献】

【特許文献】

【0014】

【特許文献1】特許第3887515号公報

【発明の概要】

【発明が解決しようとする課題】

30

【0015】

しかし、従来の広帯域デジタル受信機100においては、非希望信号を検出し、その検出した非希望信号の位相を制御せずに受信信号から非希望信号を減算するため、切替器112から出力される信号の位相は、A D変換器107、信号検出回路108、B P F 109、D A変換器110、ローパスフィルタ111および切替器112による処理時間だけ、A G Cアンプ106から出力される受信信号の位相からずれる。

【0016】

従って、従来の広帯域デジタル受信機100においては、非希望信号を正確に抑制できないという問題がある。

【0017】

40

そこで、この発明は、かかる問題を解決するためになされたものであり、その目的は、受信信号における非希望信号を正確に抑制可能な無線装置を提供することである。

【課題を解決するための手段】

【0018】

この発明によれば、無線装置は、受信器と、信号除去回路と、遅延回路と、信号変換器と、位相制御回路と、増幅器と、演算器と、復調器とを備える。受信器は、任意の通信チャンネルにおける希望信号と、通信チャンネル以外の周波数における非希望信号とを含む無線信号を受信する。信号除去回路は、受信器によって受信された無線信号の受信信号から希望信号の成分を除去した第1の推定非希望信号を生成する。遅延回路は、受信信号を遅延する。信号変換器は、非希望信号の成分が抑制された受信信号をアナログ信号からデジタ

50

ル信号に変換する。位相制御回路は、信号除去回路から受けた第1の推定非希望信号の位相を制御して、遅延回路によって遅延された受信信号に含まれる非希望信号の極性を反転した信号を含む第2の推定非希望信号を出力する。増幅器は、非希望信号の成分が抑制された受信信号を信号変換器の最大入力電力を超えないように増幅して信号変換器へ出力する。演算器は、位相制御回路から受けた第2の推定非希望信号を遅延回路によって遅延された受信信号に加算し、その加算結果を非希望信号の成分が抑制された受信信号として増幅器へ出力する。復調器は、信号変換器によって変換された受信信号を復調する。

【0019】

好ましくは、信号除去回路は、フーリエ変換器と、信号除去器と、逆フーリエ変換器とを含む。フーリエ変換器は、受信信号をフーリエ変換する。信号除去器は、フーリエ変換器の出力信号において希望信号の成分をゼロに設定する。逆フーリエ変換器は、信号除去器の出力信号を逆フーリエ変換し、その変換後の信号を第1の推定非希望信号として位相制御回路へ出力する。

10

【0020】

好ましくは、位相制御回路は、第1の推定非希望信号を反転するとともに、復調器による復調後の信号におけるエラー率がしきい値以下になるように反転後の第1の推定非希望信号の位相を制御する。

【0021】

好ましくは、復調器は、受信信号を復調した復調信号のエラー率を検出し、その検出したエラー率がしきい値よりも大きいとき第1の推定非希望信号の位相を制御するための位相制御信号を位相制御回路へ出力する。位相制御回路は、位相制御信号に応じて、エラー率がしきい値以下になるように反転後の第1の推定非希望信号の位相を制御する。

20

【0022】

好ましくは、位相制御回路は、第1の推定非希望信号を反転するとともに、演算器の出力信号における電力が最小になるように反転後の第1の推定非希望信号の位相を制御する。

【0023】

好ましくは、位相制御回路は、電力測定器と、位相制御器とを含む。電力測定器は、演算器の出力信号における電力を測定する。位相制御器は、電力測定器によって測定された電力が最小になるように反転後の第1の推定非希望信号の位相を制御する。

30

【0024】

好ましくは、信号除去回路は、フーリエ変換器と、信号除去器と、逆フーリエ変換器とを含む。フーリエ変換器は、受信信号をフーリエ変換するとともに、そのフーリエ変換後の信号に含まれる非希望信号の各周波数成分が遅延回路から出力された受信信号に含まれる非希望信号の各周波数成分に一致するようにフーリエ変換後の信号を調整する。信号除去器は、フーリエ変換器の出力信号において、希望信号の成分をゼロに設定する。逆フーリエ変換器は、信号除去器の出力信号を逆フーリエ変換し、その変換後の信号を第1の推定非希望信号として位相制御回路へ出力する。

【0025】

好ましくは、無線装置は、周波数特性測定回路を更に備える。周波数特性測定回路は、遅延回路における遅延によって発生した非希望信号の各周波数成分の遅延変動および／または振幅変動を検出し、その検出した遅延変動および／または振幅変動をフーリエ変換器へ出力する。そして、フーリエ変換器は、周波数特性測定回路から遅延変動および／または振幅変動を受け、その受けた遅延変動および／または振幅変動に基づいて、フーリエ変換後の信号に含まれる非希望信号の各周波数成分が遅延回路から出力された受信信号に含まれる非希望信号の各周波数成分に一致するようにフーリエ変換後の信号を調整する。

40

【0026】

好ましくは、無線装置は、信号切換回路を更に備える。信号切換回路は、希望信号の電力と希望信号以外の信号の電力との比がしきい値よりも大きいとき、受信信号を増幅器へ出力し、希望信号の電力と希望信号以外の信号の電力との比がしきい値以下であるとき、

50

受信信号を信号除去回路へ出力する。

【 0 0 2 7 】

好ましくは、信号切換回路は、受信信号をフーリエ変換した後の信号において希望信号の電力および希望信号以外の信号の電力を検出し、その検出した希望信号の電力と希望信号以外の信号の電力との比がしきい値よりも大きいかなかを判定するとともに、その判定結果に応じて受信信号を増幅器または信号除去回路へ出力する。

【発明の効果】

【 0 0 2 8 】

この発明による無線装置は、無線信号の受信信号に基づいて受信信号に含まれる非希望信号を推定し、その推定した非希望信号が受信信号に含まれる非希望信号の極性を反転した信号になるように、その推定した非希望信号の位相を調整する。そして、無線装置は、その位相を調整した非希望信号を用いて受信信号に含まれる非希望信号を抑制し、非希望信号が抑制された受信信号を増幅し、その増幅後の受信信号をアナログ信号からデジタル信号に変換して受信信号を復調する。

10

【 0 0 2 9 】

従って、この発明によれば、受信信号に含まれる非希望信号を正確に抑制できる。

【 0 0 3 0 】

また、受信信号に含まれる希望信号の電力は、受信信号をアナログ信号からデジタル信号に変換する信号変換器の必要入力電力に達し、信号変換器を高性能な A D 変換器によって構成しなくても、信号変換器は、希望信号をアナログ信号からデジタル信号に変換でき、復調器は、希望信号を示すデジタル信号を復調できる。

20

【図面の簡単な説明】

【 0 0 3 1 】

【図 1】この発明の実施の形態 1 による無線装置の構成図である。

【図 2】図 1 に示す F F T の出力信号の電力スペクトルを示す概念図である。

【図 3】図 1 に示す I F F T への入力信号の電力スペクトルを示す概念図である。

【図 4】図 1 に示す A D 変換器への入力信号の電力スペクトルを示す概念図である。

【図 5】F F T フレームの構成図である。

【図 6】逆フーリエ変換後のフレーム（ I F F T フレーム ）の構成図である。

【図 7】実施の形態 1 における無線装置の受信動作を説明するためのフローチャートである。

30

【図 8】実施の形態 2 による無線装置の構成図である。

【図 9】実施の形態 2 における無線装置の受信動作を説明するためのフローチャートである。

【図 1 0】実施の形態 3 による無線装置の構成図である。

【図 1 1】図 1 0 に示す A D 変換器への入力信号の電力スペクトルを示す概念図である。

【図 1 2】図 1 0 に示す A D 変換器への入力信号の他の電力スペクトルを示す概念図である。

【図 1 3】実施の形態 3 における無線装置の受信動作を説明するためのフローチャートである。

40

【図 1 4】実施の形態 4 による無線装置の構成図である。

【図 1 5】実施の形態 5 による無線装置の構成図である。

【図 1 6】実施の形態 5 における無線装置の受信動作を説明するためのフローチャートである。

【図 1 7】実施の形態 6 による無線装置の構成図である。

【図 1 8】実施の形態 7 による無線装置の構成図である。

【図 1 9】図 1 8 に示す周波数特性測定回路の動作を説明するための図である。

【図 2 0】実施の形態 7 における無線装置の受信動作を説明するためのフローチャートである。

【図 2 1】実施の形態 8 による無線装置の構成図である。

50

【図 2 2】従来の広帯域デジタル受信機の構成図である。

【発明を実施するための最良の形態】

【0032】

本発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰返さない。

【0033】

[実施の形態 1]

図 1 は、この発明の実施の形態 1 による無線装置の構成図である。この発明の実施の形態 1 による無線装置 10 は、アンテナ 1 と、BPF 2 と、信号抑制回路 3 と、AGC 4 と、AD 変換器 5 と、復調器 6 とを備える。

10

【0034】

信号抑制回路 3 は、AGC 31 と、遅延回路 32 と、加算器 33 と、AD 変換器 34 と、FFT (Fourier Fast Transform) 35 と、信号除去器 36 と、IFFT (Inverse Fourier Fast Transform) 37 と、位相制御器 38 と、DA 変換器 39 とを含む。

【0035】

アンテナ 1 は、例えば、2.4 GHz 帯または 5 GHz 帯の無線信号を受信し、その受信した無線信号の受信信号を BPF 2 へ出力する。この無線信号は、通信チャネルにおける希望信号と通信チャネル以外の周波数における非希望信号とからなる。

【0036】

20

BPF 2 は、通信チャネルにおける無線信号が存在し得る全帯域を AGC 31 へ通過させる。

【0037】

AGC 31 は、BPF 2 からの受信信号を増幅し、その増幅した受信信号を遅延回路 32 および AD 変換器 34 へ出力する。遅延回路 32 は、AGC 31 から受けた受信信号を、AD 変換器 34、FFT 35、信号除去器 36、IFFT 37、位相制御器 38 および DA 変換器 39 による受信信号の処理時間だけ遅延し、その遅延後の受信信号を加算器 33 へ出力する。

【0038】

加算器 33 は、遅延回路 32 から出力された受信信号と、DA 変換器 39 から出力された信号とを加算し、その加算後の信号を AGC 4 へ出力する。

30

【0039】

AD 変換器 34 は、AGC 31 から受けた受信信号をアナログ信号からデジタル信号に変換し、その変換したデジタル信号を FFT 35 へ出力する。

【0040】

FFT 35 は、AD 変換器 34 から受けた受信信号をフーリエ変換によって周波数領域の受信信号に変換する。そして、FFT 35 は、その周波数領域の受信信号を信号除去器 36 へ出力する。

【0041】

信号除去器 36 は、FFT 35 から周波数領域の信号を受け、その受けた周波数領域の信号から、後述する方法によって希望信号を除去し、非希望信号を推定する。そして、信号除去器 36 は、その推定した非希望信号を IFFT 37 へ出力する。

40

【0042】

IFFT 37 は、信号除去器 36 から推定された非希望信号を受け、その受けた非希望信号を逆フーリエ変換によって時間領域の非希望信号に変換する。そして、IFFT 37 は、その時間領域の非希望信号を位相制御器 38 へ出力する。

【0043】

位相制御器 38 は、IFFT 37 から出力された非希望信号の位相を 180 度シフトすることによって (即ち、IFFT 37 から出力された非希望信号を反転することによって)、DA 変換器 39 から出力される信号が遅延回路 32 から出力される受信信号に含まれ

50

る非希望信号の極性を反転した信号になるように I F F T 3 7 から受けた非希望信号の位相を制御する。そして、位相制御器 3 8 は、その位相制御した非希望信号を D A 変換器 3 9 へ出力する。

【 0 0 4 4 】

D A 変換器 3 9 は、位相制御器 3 8 から受けた非希望信号をデジタル信号からアナログ信号に変換し、その変換したアナログ信号からなる非希望信号を加算器 3 3 へ出力する。

【 0 0 4 5 】

A G C 4 は、主に希望信号からなる受信信号を加算器 3 3 から受け、その受けた受信信号の電力が A D 変換器 5 の最大入力電力を超えない範囲に入るように加算器 3 3 から受けた受信信号を増幅し、その増幅した受信信号を A D 変換器 5 へ出力する。

10

【 0 0 4 6 】

A D 変換器 5 は、A G C 4 から受信信号を受け、その受けた受信信号をアナログ信号からデジタル信号に変換する。そして、A D 変換器 5 は、そのデジタル信号に変換した受信信号を復調器 6 へ出力する。

【 0 0 4 7 】

復調器 6 は、A D 変換器 5 から受けた受信信号を復調し、その復調したデータを外部へ出力する。

【 0 0 4 8 】

受信信号に含まれる非希望信号を抑制する方法について説明する。図 2 は、図 1 に示す F F T 3 5 の出力信号の電力スペクトルを示す概念図である。図 3 は、図 1 に示す I F F T 3 7 への入力信号の電力スペクトルを示す概念図である。図 4 は、図 1 に示す A D 変換器 5 への入力信号の電力スペクトルを示す概念図である。

20

【 0 0 4 9 】

F F T 3 5 は、デジタル信号からなる受信信号を A D 変換器 3 4 から受け、その受けた受信信号をフーリエ変換によって周波数領域の受信信号 R S 0 に変換する。この受信信号 R S 0 は、希望信号 D S と、2 つの非希望信号 N D S 1 , N D S 2 とからなる (図 2 参照) 。

【 0 0 5 0 】

信号除去器 3 6 は、受信信号 R S 0 を F F T 3 5 から受け、その受けた受信信号 R S 0 の希望信号 D S が存在する周波数成分をゼロにして受信信号 R S 1 を生成する。この受信信号 R S 1 は、2 つの非希望信号 N D S 1 , N D S 2 からなる (図 3 参照) 。

30

【 0 0 5 1 】

そして、I F F T 3 7 は、受信信号 R S 1 を逆フーリエ変換によって時間領域の信号に変換し、非希望信号 N D S を生成する。

【 0 0 5 2 】

その後、位相制御器 3 8 は、D A 変換器 3 9 の出力信号が遅延回路 3 2 から出力される受信信号に含まれる非希望信号の極性を反転した信号になるように非希望信号 N D S の位相を制御し、その位相制御した非希望信号 N D S _ P H を D A 変換器 3 9 へ出力する。

【 0 0 5 3 】

D A 変換器 3 9 は、非希望信号 N D S _ P H をデジタル信号からアナログ信号に変換して加算器 3 3 へ出力する。

40

【 0 0 5 4 】

遅延回路 3 2 は、A D 変換器 3 4 、F F T 3 5 、信号除去器 3 6 、I F F T 3 7 、位相制御器 3 8 および D A 変換器 3 9 による処理時間だけ A G C 3 1 から受けた受信信号 R S を遅延し、その遅延後の受信信号 R S を加算器 3 3 へ出力する。この受信信号 R S は、希望信号 D S 0 と非希望信号 N D S 0 とを含む。

【 0 0 5 5 】

加算器 3 3 は、遅延回路 3 2 から受信信号 R S を受け、D A 変換器 3 9 から非希望信号 N D S _ P H を受ける。そして、加算器 3 3 は、受信信号 R S と非希望信号 N D S _ P H とを加算し、その加算結果である受信信号 R S _ D S を A G C 4 へ出力する。

50

【 0 0 5 6 】

この場合、非希望信号 $ND S_PH$ は、受信信号 RS に含まれる非希望信号 $ND S 0$ の極性を反転した信号になる位相を持っているので、加算器 33 によって受信信号 RS と非希望信号 $ND S_PH$ とを加算することによって、受信信号 RS の非希望信号 $ND S 0$ は、非希望信号 $ND S_PH$ によって抑制される。従って、受信信号 RS_DS は、希望信号 $DS 0$ のみからなる。

【 0 0 5 7 】

$AGC 4$ は、受信信号 RS_DS の電力が AD 変換器 5 の最大入力電力を超えない範囲に入るように受信信号 RS_DS を増幅する。この場合、希望信号 $DS 0$ の両側には、 AD 変換器 34 に起因する量子化雑音が存在するが、この量子化雑音の電力は、希望信号に

10

【 0 0 5 8 】

このように、受信信号から非希望信号を推定し、その推定した非希望信号によって受信信号に含まれる非希望信号を抑制し、非希望信号を抑制した受信信号の電力が AD 変換器 5 の最大入力電力を超えない範囲に入るように、非希望信号を抑制した受信信号を増幅する。

【 0 0 5 9 】

従って、 AD 変換器 5 を高性能な AD 変換器によって構成しなくても、受信信号 RS_DS の希望信号 $DS 0$ をアナログ信号からデジタル信号に正確に変換でき、復調できる。

【 0 0 6 0 】

また、この発明においては、希望信号の周波数成分をゼロにして非希望信号を推定する（図 3 参照）。従って、推定した非希望信号において、希望信号の周波数成分における量子化雑音を除去できる。また、非希望信号の周波数成分を検出せずに受信信号から非希望信号を抑制できる。

20

【 0 0 6 1 】

更に、信号抑制回路 3 における AD 変換器 34 は、非希望信号を推定するために用いられるので、振幅分解能が高い高性能な AD 変換器である必要はない。

【 0 0 6 2 】

更に、信号抑制回路 3 において非希望信号を推定する過程において量子化雑音が発生しても、希望信号に殆ど影響がない。

30

【 0 0 6 3 】

この発明においては、フーリエ変換を用いているため、 FFT フレーム前後の信号が歪んでしまう。そこで、この歪みを防止する方法について説明する。

【 0 0 6 4 】

図 5 は、 FFT フレームの構成図である。図 6 は、逆フーリエ変換後のフレーム（ $IFFT$ フレーム）の構成図である。

【 0 0 6 5 】

FFT フレーム前後の信号の歪みを防止するために、歪み部分が重複するように FFT フレーム $FFT n$, $FFT n + 1$, $FFT n + 2$ を構成する（図 5 参照）。 n は、処理を行なう順番であり、正の整数である。

40

【 0 0 6 6 】

そして、 FFT フレーム $FFT n$, $FFT n + 1$, $FFT n + 2$ を逆フーリエ変換し、その逆フーリエ変換後の各 $IFFT$ フレーム $IFFT n$, $IFFT n + 1$, $IFFT n + 2$ の両端を破棄する（図 6 参照）。

【 0 0 6 7 】

即ち、この発明の実施の形態 1 においては、 FFT フレーム $FFT n$, $FFT n + 1$, $FFT n + 2$ が $FFT 35$ に入力される。そして、 $IFFT 37$ は、信号除去器 36 からの信号を逆フーリエ変換して $IFFT$ フレーム $IFFT n$, $IFFT n + 1$, $IFFT n + 2$ を求め、その後、各 $IFFT$ フレーム $IFFT n$, $IFFT n + 1$, $IFFT n + 2$ の両端を破棄し、その両端を破棄した各 $IFFT$ フレーム $IFFT n$, $IFFT n + 1$,

50

IFFT_{n+2}を出力信号として位相制御器38へ出力する。

【0068】

これによって、FFTフレームの前後における信号の歪みを防止できる。

【0069】

図7は、実施の形態1における無線装置の受信動作を説明するためのフローチャートである。なお、図7に示すフローチャートは、無線装置10が1個の packets を受信することを実行される。

【0070】

無線装置10における受信動作が開始されると、アンテナ1は、無線信号を受信し、その受信した無線信号の受信信号をBPF2へ出力する。BPF2は、通信チャネル領域の信号を信号抑制回路3へ通過させる。

10

【0071】

そして、信号抑制回路3において、AGC31は、受信信号を増幅し、その増幅した受信信号を遅延回路32およびAD変換器34へ出力する。遅延回路32は、AD変換器34、FFT35、信号除去器36、IFFT37、位相制御器38およびDA変換器39における全体の処理時間に相当する時間だけ受信信号を遅延し、その遅延後の受信信号を加算器33へ出力する。

【0072】

AD変換器34は、受信信号をアナログ信号からデジタル信号に変換してFFT35へ出力する。FFT35は、受信信号をフーリエ変換し、受信信号を周波数領域の信号に変換する(ステップS1)。

20

【0073】

そして、信号除去器36は、FFT35によって変換された周波数領域の信号において希望信号の周波数成分をゼロにして非希望信号を推定する(ステップS2)。

【0074】

その後、IFFT37は、推定された非希望信号を逆フーリエ変換し、非希望信号を時間領域の信号に変換する。そして、位相制御器38は、上述した方法によって、IFFT37から出力された非希望信号が遅延回路32から出力された受信信号に含まれる非希望信号の極性を反転した信号になるようにIFFT37から出力された非希望信号の位相を制御する。

30

【0075】

引き続いて、DA変換器39は、位相制御器38から出力された非希望信号をデジタル信号からアナログ信号に変換し、アナログ信号からなる非希望信号を加算器33へ出力する。

【0076】

そうすると、加算器33は、遅延回路32から出力された受信信号に、DA変換器39から出力された非希望信号を加算して受信信号に含まれる非希望信号を抑制する。即ち、信号抑制回路3は、推定した非希望信号を用いて受信信号に含まれる非希望信号を抑制する(ステップS3)。

【0077】

40

その後、AGC4は、加算器33からの非希望信号が抑制された受信信号をAD変換器5の最大入力電力を超えないように増幅する(ステップS4)。その結果、受信信号に含まれる希望信号は、AD変換器5の必要入力電力に達する。

【0078】

そして、AD変換器5は、非希望信号が抑制された受信信号をアナログ信号からデジタル信号に変換し、復調器6は、デジタル信号からなる受信信号を復調する(ステップS5)。これによって、一連の動作が終了する。

【0079】

このように、IFFT37から出力された非希望信号(=希望信号以外の信号からなる)を反転することによって、DA変換器39から出力された信号が遅延回路32から出力

50

された受信信号に含まれる非希望信号の極性を反転した信号になるようにＩＦＦＴ３７から出力された非希望信号の位相を制御する。そして、加算器３３によって、遅延回路３２から出力された受信信号と、ＤＡ変換器３９からの位相制御された非希望信号とを加算する。

【００８０】

従って、加算器３３において、受信信号に含まれる非希望信号を正確に抑制できる。

【００８１】

その後、ＡＧＣ４は、加算器３３からの非希望信号が抑制された受信信号をＡＤ変換器５の最大入力電力を超えないように増幅する。その結果、受信信号に含まれる希望信号は、ＡＤ変換器５の必要入力電力に達する。そして、ＡＤ変換器５は、非希望信号が抑制された受信信号をアナログ信号からデジタル信号に変換し、復調器６は、デジタル信号からなる受信信号を復調する。

10

【００８２】

従って、高性能なＡＤ変換器を用いなくても、希望信号からなる受信信号をアナログ信号からデジタル信号に正確に変換でき、かつ、復調できる。

【００８３】

なお、実施の形態１においては、アンテナ１およびＢＰＦ２は、「受信器」を構成する。

【００８４】

また、実施の形態１においては、ＡＤ変換器５は、「信号変換器」を構成する。

20

【００８５】

更に、実施の形態１においては、ＡＧＣ４は、「増幅器」を構成する。

【００８６】

更に、実施の形態１においては、ＦＦＴ３５、信号除去器３６およびＩＦＦＴ３７は、「信号推定回路」を構成する。

【００８７】

[実施の形態２]

図８は、実施の形態２による無線装置の構成図である。実施の形態２による無線装置１０Ａは、図１に示す無線装置１０に判定器７および信号切換回路８を追加したものであり、その他は、無線装置１０と同じである。

30

【００８８】

判定器７は、ＦＦＴ３５からフーリエ変換後の受信信号を受け、その受けた受信信号に含まれる希望信号の電力および希望信号以外の信号の電力を検出する。

【００８９】

そして、判定器７は、希望信号の電力と希望信号以外の信号の電力との比がしきい値よりも大きいのか否かを判定し、希望信号の電力と希望信号以外の信号の電力との比がしきい値よりも大きいとき、切換信号ＥＸ１を生成して信号切換回路８へ出力するとともに、停止信号ＳＴＰを生成して信号除去器３６へ出力する。

【００９０】

一方、判定器７は、希望信号の電力と希望信号以外の信号の電力との比がしきい値以下であるとき、切換信号ＥＸ２を生成して信号切換回路８へ出力する。

40

【００９１】

信号切換回路８は、判定器７から切換信号ＥＸ１を受けると、ＢＰＦ２から受けた受信信号をＡＧＣ４へ出力し、判定器７から切換信号ＥＸ２を受けると、ＢＰＦ２から受けた受信信号を信号抑制回路３のＡＧＣ３１へ出力する。

【００９２】

なお、無線装置１０Ａにおいては、信号除去器３６は、判定器７から停止信号ＳＴＰを受けると、動作を停止する。そして、信号除去器３６は、停止信号ＳＴＰを受けた後に、ＦＦＴ３５から信号を受けると、上述した希望信号の周波数成分をゼロにして非希望信号を推定する動作を行なう。

50

【 0 0 9 3 】

無線装置 1 0 A は、受信信号に含まれる希望信号の電力と希望信号以外の信号の電力との比がしきい値よりも大きいとき、信号抑制回路 3 による非希望信号の抑制を行わずに、受信信号をアナログ信号からデジタル信号に変換して復調する。また、無線装置 1 0 A は、受信信号に含まれる希望信号の電力と希望信号以外の信号の電力との比がしきい値以下であるとき、無線装置 1 0 と同様に、受信信号に含まれる非希望信号を抑制し、希望信号からなる受信信号をアナログ信号からデジタル信号に変換して復調する。

【 0 0 9 4 】

希望信号の電力と希望信号以外の信号の電力との比がしきい値よりも大きいときは、希望信号の電力は、A D 変換器 5 の必要入力電力を上回るので、受信信号を A G C 4 へ直接入力することにしたものである。

10

【 0 0 9 5 】

図 9 は、実施の形態 2 における無線装置の受信動作を説明するためのフローチャートである。

【 0 0 9 6 】

無線装置 1 0 A における受信動作が開始されると、無線装置 1 0 A は、無線装置 1 0 と同様にして受信信号を周波数領域の信号に変換する（ステップ S 1 1 ）。

【 0 0 9 7 】

そして、無線装置 1 0 A の判定器 7 は、希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 とを検出する（ステップ S 1 2 ）。

20

【 0 0 9 8 】

そうすると、判定器 7 は、希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比 $P W 1 / P W 2$ がしきい値よりも大きいかなかを判定する（ステップ S 1 3 ）。

【 0 0 9 9 】

ステップ S 1 3 において、希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比 $P W 1 / P W 2$ がしきい値よりも大きいと判定されたとき、判定器 7 は、切換信号 E X 1 を生成して信号切換回路 8 へ出力するとともに、停止信号 S T P を生成して信号除去器 3 6 へ出力し、信号切換回路 8 は、判定器 7 からの切換信号 E X 1 に応じて受信信号を A G C 4 へ出力し、信号除去器 3 6 は、動作を停止する。

【 0 1 0 0 】

30

そして、A G C 4 は、希望信号と非希望信号とを含む受信信号を増幅して A D 変換器 5 へ出力し、A D 変換器 5 は、受信信号をアナログ信号からデジタル信号に変換し、復調器 6 は、デジタル信号からなる受信信号を復調する。即ち、無線装置 1 0 A は、非希望信号を抑制せずに受信信号を復調する（ステップ S 1 4 ）。

【 0 1 0 1 】

一方、ステップ S 1 3 において、希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値以下であると判定されたとき、判定器 7 は、切換信号 E X 2 を生成して信号切換回路 8 へ出力し、信号切換回路 8 は、受信信号を信号除去回路 3 の A G C 3 1 へ出力する。その後、無線装置 1 0 A は、実施の形態 1 において説明した方法によって、非希望信号を抑制して受信信号を復調する（ステップ S 1 5 ）。

40

【 0 1 0 2 】

そして、ステップ S 1 4 またはステップ S 1 5 の後、一連の動作は、終了する。

【 0 1 0 3 】

なお、ステップ S 1 5 の詳細な動作は、図 7 に示すフローチャートのステップ S 2 ～ステップ S 5 に従って実行される。

【 0 1 0 4 】

その他の部分については、実施の形態 1 と同じである。

【 0 1 0 5 】

〔 実施の形態 3 〕

図 1 0 は、実施の形態 3 による無線装置の構成図である。実施の形態 3 による無線装置

50

10 Bは、図1に示す無線装置10の信号抑制回路3を信号抑制回路3Aに代えたものであり、その他は、無線装置10と同じである。

【0106】

信号抑制回路3Aは、図1に示す信号抑制回路3に復調器6Aを追加するとともに、信号抑制回路3の位相制御器38を位相制御器38Aに代えたものであり、その他は、信号抑制回路3と同じである。

【0107】

復調器6Aは、受信信号を復調すると、その復調したデータにおけるエラー率を検出し、その検出したエラー率がしきい値以下であるか否かを判定する。

【0108】

そして、復調器6Aは、エラー率がしきい値よりも大きいとき、位相制御を行なうための位相制御信号を生成して位相制御器38Aへ出力し、エラー率がしきい値以下になると、位相制御を停止するための位相制御停止信号を位相制御器38Aへ出力する。

【0109】

位相制御器38Aは、復調器6Aから位相制御停止信号を受けるまで、IFFT37から出力された非希望信号が遅延回路32から出力された受信信号に含まれる非希望信号の極性を反転した信号になるように、IFFT37から出力された非希望信号の位相を制御する。より具体的には、位相制御器38Aは、位相制御停止信号を受けるまで、IFFT37から出力された非希望信号を反転するとともに、その反転した非希望信号の位相をシフトすることによって、IFFT37から出力された非希望信号が遅延回路32から出力された受信信号に含まれる非希望信号の極性を反転した信号になるように、IFFT37から出力された非希望信号の位相を制御する。

【0110】

そして、位相制御器38Aは、復調器6Aから位相制御停止信号を受けると、IFFT37から出力された非希望信号の位相を、最終的に制御した位相に一致するように制御する。

【0111】

図11は、図10に示すAD変換器5への入力信号の電力スペクトルを示す概念図である。図12は、図10に示すAD変換器5への入力信号の他の電力スペクトルを示す概念図である。

【0112】

遅延回路32における遅延時間に誤差がある場合、AD変換器5へ入力される受信信号は、非希望信号の成分が残ったものとなる(図11参照)。その結果、希望信号の電力は、AD変換器5の必要入力電力に達することができない。そのため、復調器6Aにおける復調特性が劣化する。

【0113】

そこで、実施の形態3においては、復調されたデータのエラー率を検出し、その検出したエラー率がしきい値よりも大きいとき、エラー率がしきい値以下になるように、IFFT37から出力された非希望信号の位相を調整することにしたものである。

【0114】

そして、IFFT37から出力された非希望信号の位相が調整され、復調されたデータのエラー率がしきい値以下になると、希望信号の電力は、AD変換器5の必要入力電力に達する。

【0115】

従って、復調器6Aは、復調特性を劣化させずに主に希望信号からなる受信信号を復調できる。

【0116】

図13は、実施の形態3における無線装置の受信動作を説明するためのフローチャートである。無線装置10Bにおける受信動作が開始されると、 m (m は正の整数) = 1が設定される(ステップS21)。

【 0 1 1 7 】

その後、上述した図 7 に示すステップ S 1 ~ ステップ S 5 が順次実行される（ステップ S 2 2 ~ ステップ S 2 6 ）。

【 0 1 1 8 】

そして、ステップ S 2 6 の後、無線装置 1 0 B の復調器 6 A は、復調したデータのエラー率を検出する（ステップ S 2 7 ）。その後、 $m = m + 1$ が設定される（ステップ S 2 8 ）。そして、無線装置 1 0 B の復調器 6 A は、その検出したエラー率がしきい値以上であるか否かを判定する（ステップ S 2 9 ）。

【 0 1 1 9 】

ステップ S 2 9 において、エラー率がしきい値以上であると判定されたとき、復調器 6 A は、位相制御信号を生成して位相制御器 3 8 A へ出力する。

10

【 0 1 2 0 】

そして、A/D変換器 3 4 は、A/GC 3 1 から受けた m 番目の受信信号をアナログ信号からデジタル信号に変換して F F T 3 5 へ出力し、F F T 3 5 は、A/D変換器 3 4 から受けた m 番目の受信信号をフーリエ変換して周波数領域の信号に変換する（ステップ S 3 0 ）。

【 0 1 2 1 】

その後、信号除去器 3 6 は、F F T 3 5 から出力された m 番目の受信信号において、希望信号の周波数成分をゼロにして非希望信号を推定する（ステップ S 3 1 ）。そして、I F F T 3 7 は、信号除去器 3 6 から受けた非希望信号を逆フーリエ変換して時間領域の信号に変換し、その変換した非希望信号を位相制御器 3 8 A へ出力する。

20

【 0 1 2 2 】

そうすると、位相制御器 3 8 A は、位相制御信号に応じて、I F F T 3 7 から出力された非希望信号（= 推定した非希望信号）の位相を調整する（ステップ S 3 2 ）。

【 0 1 2 3 】

その後、D/A変換器 3 9 は、位相制御器 3 8 A によって位相が調整された非希望信号をデジタル信号からアナログ信号に変換して加算器 3 3 へ出力し、加算器 3 3 は、遅延回路 3 2 の出力信号に D/A変換器 3 9 からの出力信号を加算して、位相を調整した非希望信号を用いて受信信号に含まれる非希望信号を抑制する（ステップ S 3 3 ）。そして、一連の動作は、ステップ S 2 5 へ戻る。

30

【 0 1 2 4 】

一方、ステップ S 2 9 において、エラー率がしきい値以上でないと判定されたとき、一連の動作は、ステップ S 2 2 へ戻る。

【 0 1 2 5 】

無線装置 1 0 B は、図 1 3 に示すフローチャートを実行することによって、パケット単位で受信した受信信号を復調する。

【 0 1 2 6 】

上述したように、位相制御器 3 8 A は、復調されたデータのエラー率がしきい値よりも小さくなるように、推定された非希望信号の位相を調整するので、遅延回路 3 2 における遅延時間に誤差が発生しても、受信信号に含まれる非希望信号を正確に抑制できる。その結果、受信信号を高性能に復調できる。

40

【 0 1 2 7 】

その他の部分については、実施の形態 1 と同じである。

【 0 1 2 8 】

[実施の形態 4]

図 1 4 は、実施の形態 4 による無線装置の構成図である。実施の形態 4 による無線装置 1 0 C は、図 1 0 に示す無線装置 1 0 B に判定器 7 および信号切換回路 8 を追加したものであり、その他は、無線装置 1 0 B と同じである。

【 0 1 2 9 】

判定器 7 および信号切換回路 8 については、図 8 に示す無線装置 1 0 A において説明し

50

たとおりである。

【 0 1 3 0 】

無線装置 1 0 C は、受信信号に含まれる希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値よりも大きいとき、非希望信号を受信信号から抑制せずに受信信号を復調し、希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値以下であるとき、非希望信号を受信信号から抑制して受信信号を復調する。そして、無線装置 1 0 C は、非希望信号を受信信号から抑制して受信信号を復調するとき、復調したデータのエラー率がしきい値よりも小さくなるように受信信号から非希望信号を抑制して受信信号を復調する。

【 0 1 3 1 】

10

無線装置 1 0 C における無線信号の受信動作は、図 9 に示すフローチャートに従って実行される。そして、図 9 に示すフローチャートが実施の形態 4 において実行される場合、図 9 に示すステップ S 1 5 の詳細な動作は、図 1 3 に示すステップ S 2 1 , S 2 3 ~ ステップ S 3 3 に従って実行される。この場合、ステップ S 2 9 において、エラー率がしきい値以上でないと判定されると、一連の動作は、ステップ S 2 3 へ戻る。

【 0 1 3 2 】

実施の形態 4 によれば、受信信号に含まれる希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値よりも大きいとき、非希望信号を受信信号から抑制せずに受信信号を復調し、希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値以下であるとき、復調したデータのエラー率がしきい値よりも小さくなるように受信信号から非希望信号を抑制して受信信号を復調する。

20

【 0 1 3 3 】

従って、受信信号に含まれる非希望信号を正確に抑制できる。その結果、希望信号を高性能に復調できる。

【 0 1 3 4 】

その他の部分については、実施の形態 1 , 3 と同じである。

【 0 1 3 5 】

[実施の形態 5]

図 1 5 は、実施の形態 5 による無線装置の構成図である。実施の形態 5 による無線装置 1 0 D は、図 1 に示す無線装置 1 0 の信号抑制回路 3 を信号抑制回路 3 B に代えたものであり、その他は、無線装置 1 0 と同じである。

30

【 0 1 3 6 】

信号抑制回路 3 B は、図 1 に示す信号抑制回路 3 に電力測定器 4 0 を追加し、位相制御器 3 8 を位相制御器 3 8 B に代えたものであり、その他は、信号抑制回路 3 と同じである。

【 0 1 3 7 】

電力測定器 4 0 は、加算器 3 3 から出力された受信信号を受け、その受けた受信信号の電力を測定する。そして、電力測定器 4 0 は、その測定した電力が最小でないとき、位相制御信号を生成して位相制御器 3 8 B へ出力する。また、電力測定器 4 0 は、その測定した電力が最小であるとき、位相制御停止信号を生成して位相制御器 3 8 B へ出力する。

40

【 0 1 3 8 】

位相制御器 3 8 B は、電力測定器 4 0 から位相制御信号を受けると、I F F T 3 7 から出力された非希望信号の位相を制御して D A 変換器 3 9 へ出力する。より具体的には、位相制御器 3 8 B は、電力測定器 4 0 から位相制御信号を受けると、I F F T 3 7 から出力された非希望信号を反転するとともに、その反転した非希望信号の位相をシフトすることによって、D A 変換器 3 9 から出力された非希望信号が遅延回路 3 2 から出力された受信信号に含まれる非希望信号の極性を反転した信号になるように、I F F T 3 7 から出力された非希望信号の位相を制御する。

【 0 1 3 9 】

また、位相制御器 3 8 B は、位相制御停止信号を電力測定器 4 0 から受けると、最終的

50

に制御した位相に一致するように I F F T 3 7 から出力された非希望信号の位相を制御して D A 変換器 3 9 へ出力する。

【 0 1 4 0 】

遅延回路 3 2 における遅延時間に誤差がある場合、A D 変換器 5 へ入力される受信信号は、非希望信号の成分が残ったものとなる（図 1 1 参照）。その結果、希望信号の電力は、A D 変換器 5 の必要入力電力に達することができない。そのため、復調器 6 における復調特性が劣化する。

【 0 1 4 1 】

そこで、実施の形態 5 においては、加算器 3 3 によって加算された受信信号の電力を測定し、その測定した電力が最小でないとき、受信信号の電力が最小になるように、I F F T 3 7 から出力された非希望信号の位相を調整することにしたものである。

10

【 0 1 4 2 】

そして、I F F T 3 7 から出力された非希望信号の位相が調整され、加算器 3 3 によって加算された受信信号の電力が最小になると、希望信号の電力は、A D 変換器 5 の必要入力電力に達する。

【 0 1 4 3 】

従って、復調器 6 は、復調特性を劣化させずに主に希望信号からなる受信信号を復調できる。

【 0 1 4 4 】

図 1 6 は、実施の形態 5 における無線装置の受信動作を説明するためのフローチャートである。

20

【 0 1 4 5 】

無線装置 1 0 D における受信動作が開始されると、 $m = 1$ が設定され（ステップ S 4 1）、図 7 に示すステップ S 1 ~ ステップ S 3 が順次実行される（ステップ S 4 2 ~ ステップ S 4 4）。

【 0 1 4 6 】

そして、ステップ S 3 の後、電力測定器 4 0 は、加算器 3 3 から出力された受信信号の電力を測定する（ステップ S 4 5）。

【 0 1 4 7 】

その後、A G C 4 は、非希望信号が抑制された m 番目の受信信号を A D 変換器 5 の最大入力電力を超えないように増幅して A D 変換器 5 へ出力する。そして、A D 変換器 5 は、A G C 4 から受けた m 番目の受信信号をアナログ信号からデジタル信号に変換し、復調器 6 は、デジタル信号からなる m 番目の受信信号を復調する（ステップ S 4 6）。

30

【 0 1 4 8 】

そして、 $m = m + 1$ が設定され、A D 変換器 3 4 は、A G C 3 1 から受けた m 番目の受信信号をアナログ信号からデジタル信号に変換し、F F T 3 5 は、デジタル信号からなる m 番目の受信信号をフーリエ変換して周波数領域の信号に変換する（ステップ S 4 8）。

【 0 1 4 9 】

その後、信号除去器 3 6 は、F F T 3 5 から出力された m 番目の受信信号において、希望信号の周波数成分をゼロにして非希望信号を推定する（ステップ S 4 9）。

40

【 0 1 5 0 】

そして、電力測定器 4 0 は、最小の電力が得られたか否かを判定する（ステップ S 5 0）。より具体的には、 m 回目に測定した受信信号の電力を $PW(m)$ とし、 $m + 1$ 回目に測定した受信信号の電力を $PW(m + 1)$ とし、 $m + 2$ 回目に測定した受信信号の電力を $PW(m + 2)$ とした場合、電力測定器 4 0 は、 $PW(m + 1) < PW(m)$ であり、かつ、 $PW(m + 1) < PW(m + 2)$ であるとき、電力 $PW(m + 1)$ を最小の電力と判定する。

【 0 1 5 1 】

従って、電力測定器 4 0 は、 $PW(m + 1) < PW(m)$ であり、かつ、 $PW(m + 1) < PW(m + 2)$ を満たす電力 $PW(m + 1)$ が得られたとき、最小の電力が得られた

50

と判定し、それ以外るとき、最小の電力が得られなかったと判定する。

【 0 1 5 2 】

ステップ S 5 0 において、最小の電力が得られなかったと判定されたとき、電力測定器 4 0 は、位相制御信号を生成して位相制御器 3 8 B へ出力する。

【 0 1 5 3 】

そして、位相制御器 3 8 B は、電力測定器 4 0 からの位相制御信号に応じて、I F F T 3 7 から出力された非希望信号 (= 推定された非希望信号) の位相を調整する (ステップ S 5 1)。

【 0 1 5 4 】

その後、D A 変換器 3 9 は、位相制御器 3 8 B から出力された非希望信号をデジタル信号からアナログ信号に変換して加算器 3 3 へ出力する。

10

【 0 1 5 5 】

そして、加算器 3 3 は、遅延回路 3 2 から出力された受信信号に、D A 変換器 3 9 から出力された非希望信号を加算して、位相を調整した非希望信号を用いて受信信号に含まれる非希望信号を抑制する (ステップ S 5 2)。

【 0 1 5 6 】

その後、一連の動作は、ステップ S 4 5 へ戻る。

【 0 1 5 7 】

一方、ステップ S 5 0 において、最小の電力が得られたと判定されたとき、位相制御器 3 8 B は、最小の電力が得られたときの位相になるように I F F T 3 7 から出力された非希望信号 (= 推定された非希望信号) の位相を制御して D A 変換器 3 9 へ出力する。

20

【 0 1 5 8 】

そして、D A 変換器 3 9 は、位相制御器 3 8 B から受けた非希望信号をデジタル信号からアナログ信号に変換して加算器 3 3 へ出力し、加算器 3 3 は、遅延回路 3 2 から出力された m 番目の受信信号に D A 変換器 3 9 から受けた非希望信号を加算して A G C 4 および電力測定器 4 0 へ出力する。

【 0 1 5 9 】

即ち、最小の電力が得られたときの位相を有する非希望信号を用いて m 番目の受信信号に含まれる非希望信号を抑制する (ステップ S 5 3)。そして、一連の動作は、ステップ S 4 5 へ戻る。

30

【 0 1 6 0 】

無線装置 1 0 D は、図 1 6 に示すフローチャートを実行することによって、パケット単位で受信した受信信号を復調する。

【 0 1 6 1 】

上述したように、位相制御器 3 8 B は、加算器 3 3 によって加算された受信信号の電力が最小になるように、推定された非希望信号の位相を調整するので、遅延回路 3 2 における遅延時間に誤差が発生しても、受信信号に含まれる非希望信号を正確に抑制できる。その結果、受信信号を高性能に復調できる。

【 0 1 6 2 】

その他の部分については、実施の形態 1 と同じである。

40

【 0 1 6 3 】

[実施の形態 6]

図 1 7 は、実施の形態 6 による無線装置の構成図である。実施の形態 6 による無線装置 1 0 E は、図 1 5 に示す無線装置 1 0 D に判定器 7 および信号切換回路 8 を追加したものであり、その他は、無線装置 1 0 D と同じである。

【 0 1 6 4 】

判定器 7 および信号切換回路 8 については、図 8 に示す無線装置 1 0 A において説明したとおりである。

【 0 1 6 5 】

無線装置 1 0 E は、受信信号に含まれる希望信号の電力 P W 1 と希望信号以外の信号の

50

電力 $PW2$ との比がしきい値よりも大きいとき、受信信号に含まれる非希望信号を抑制せずに受信信号を復調し、希望信号の電力 $PW1$ と希望信号以外の信号の電力 $PW2$ との比がしきい値以下であるとき、受信信号に含まれる非希望信号を抑制して受信信号を復調する。そして、無線装置 10E は、受信信号に含まれる非希望信号を抑制して受信信号を復調するとき、加算器 33 から出力された受信信号の電力が最小になるように受信信号に含まれる非希望信号を抑制して受信信号を復調する。

【0166】

無線装置 10E における動作は、図 9 に示すフローチャートに従って実行される。そして、図 9 に示すフローチャートが実施の形態 6 において実行される場合、図 9 に示すステップ S15 の詳細な動作は、図 16 に示すステップ S41, S33 ~ ステップ S53 に従って実行される。

10

【0167】

実施の形態 6 によれば、受信信号に含まれる希望信号の電力 $PW1$ と希望信号以外の信号の電力 $PW2$ との比がしきい値よりも大きいとき、受信信号に含まれる非希望信号を抑制せずに受信信号を復調し、希望信号の電力 $PW1$ と希望信号以外の信号の電力 $PW2$ との比がしきい値以下であるとき、加算器 33 から出力された受信信号の電力が最小になるように受信信号に含まれる非希望信号を抑制して受信信号を復調する。

【0168】

従って、希望信号以外の信号の電力 $PW2$ が大きい場合、受信信号に含まれる非希望信号を正確に抑制できる。その結果、希望信号を高性能に復調できる。

20

【0169】

その他の部分については、実施の形態 1, 5 と同じである。

【0170】

[実施の形態 7]

図 18 は、実施の形態 7 による無線装置の構成図である。実施の形態 7 による無線装置 10F は、図 1 に示す無線装置 10 の信号抑制回路 3 を信号抑制回路 3C に代えたものであり、その他は、無線装置 10 と同じである。

【0171】

信号抑制回路 3C は、図 1 に示す信号抑制回路 3 に周波数特性測定回路 41 を追加し、遅延回路 32 および FFT35 をそれぞれ遅延回路 32A および FFT35A に代えたものであり、その他は、信号抑制回路 3 と同じである。

30

【0172】

遅延回路 32A は、AGC31 から受けた受信信号を AD 変換器 34、FFT35A、信号除去器 36、IFFT37、位相制御器 38 および DA 変換器 39 における処理時間だけ遅延し、その遅延した受信信号を加算器 33 へ出力する。

【0173】

また、遅延回路 32A は、周波数特性測定回路 41 から測定用信号を受けると、その受けた測定用信号を AD 変換器 34、FFT35A、信号除去器 36、IFFT37、位相制御器 38 および DA 変換器 39 における処理時間だけ遅延し、その遅延した測定用信号を周波数特性測定回路 41 へ出力する。

40

【0174】

FFT35A は、遅延回路 32A における信号の遅延によって発生した遅延変動および / または振幅変動を周波数特性測定回路 41 から受け、その受けた遅延変動および / または振幅変動に基づいて、AD 変換器 34 から受けた受信信号に含まれる非希望信号の各周波数成分の位相および / または振幅が遅延変動および / または振幅変動を反映した位相および / または振幅になるように非希望信号の各周波数成分を調整する。FFT35A は、その他、FFT35 と同じ機能を果たす。

【0175】

周波数特性測定回路 41 は、無線装置 10F が受信信号を受信していないとき、遅延回路 32A における遅延特性を測定するための測定用信号 ME0 を遅延回路 32A へ出力す

50

る。そして、周波数特性測定回路 4 1 は、遅延回路 3 2 A によって遅延された測定用信号 M E 0 __ D L を遅延回路 3 2 A から受ける。

【 0 1 7 6 】

そうすると、周波数特性測定回路 4 1 は、測定用信号 M E 0 および測定用信号 M E 0 __ D L の各々をアナログ信号からデジタル信号に変換するとともにフーリエ変換し、測定用信号 M E 0 の各周波数成分と、測定用信号 M E 0 __ D L の各周波数成分とを比較し、遅延回路 3 2 A によって遅延されることによる測定用信号 M E 0 の遅延変動および / または振幅変動を各周波数成分ごとに検出する。

【 0 1 7 7 】

そして、周波数特性測定回路 4 1 は、その検出した遅延変動および / または振幅変動を F F T 3 5 A へ出力する。

10

【 0 1 7 8 】

図 1 9 は、図 1 8 に示す周波数特性測定回路 4 1 の動作を説明するための図である。図 1 9 の (a) は、遅延回路 3 2 A へ入力される測定用信号 M E 0 を表し、図 1 9 の (b) は、遅延回路 3 2 A から出力される測定用信号 M E 0 __ D L を表す。

【 0 1 7 9 】

測定用信号 M E 0 の振幅および遅延の各々は、周波数に対して一定である。一方、遅延回路 3 2 A によって遅延された測定用信号 M E 0 __ D L の振幅は、周波数に対して最大値を有するように変動し、測定用信号 M E 0 __ D L の遅延は、周波数に対して直線的に大きくなるように変動する。

20

【 0 1 8 0 】

従って、周波数特性測定回路 4 1 は、測定用信号 M E 0 および測定用信号 M E 0 __ D L に基づいて、各周波数成分における振幅変動と、各周波数成分における遅延変動とを検出し、その検出した遅延変動および / または振幅変動を F F T 3 5 A へ出力する。

【 0 1 8 1 】

F F T 3 5 A は、周波数特性測定回路 4 1 から受けた遅延変動および / または振幅変動に基づいて、A D 変換器 3 4 から受けた受信信号に含まれる非希望信号の各周波数成分の位相および / または振幅が遅延変動および / または振幅変動を反映した位相および / または振幅になるように非希望信号の各周波数成分を調整する。

【 0 1 8 2 】

30

その後、F F T 3 5 A は、その調整した受信信号を信号除去器 3 6 へ出力する。

【 0 1 8 3 】

このように、F F T 3 5 A は、遅延回路 3 2 A における遅延変動および / または振幅変動を反映して受信信号に含まれる非希望信号の各周波数成分を調整する。そして、位相制御器 3 8 は、I F F T 3 7 から出力された非希望信号を反転する。

【 0 1 8 4 】

従って、遅延回路 3 2 A から出力された受信信号と、D A 変換器 3 9 から出力された非希望信号 (= 希望信号以外の信号からなる) とを加算器 3 3 によって加算することによって、受信信号に含まれる非希望信号を正確に抑制できる。

【 0 1 8 5 】

40

つまり、実施の形態 7 においては、周波数特性測定回路 4 1、F F T 3 5 A および位相制御器 3 8 は、D A 変換器 3 9 から出力された非希望信号が遅延回路 3 2 A から出力された受信信号に含まれる非希望信号の極性を反転した信号になるように非希望信号の位相を調整する。

【 0 1 8 6 】

図 2 0 は、実施の形態 7 における無線装置の受信動作を説明するためのフローチャートである。なお、図 2 0 においては、周波数特性測定回路 4 1 は、遅延回路 3 2 A における遅延変動および / または振幅変動を上記した方法によって予め測定して F F T 3 5 A へ出力していることを前提とする。また、図 2 0 に示すフローチャートは、無線装置 1 0 F が 1 個のパケットを受信するごとに実行される。

50

【 0 1 8 7 】

無線装置 1 0 F における受信動作が開始されると、アンテナ 1 は、無線信号を受信し、その受信した無線信号の受信信号を B P F 2 へ出力する。B P F 2 は、通信チャネル領域の信号を信号抑制回路 3 C へ通過させる。

【 0 1 8 8 】

そして、信号抑制回路 3 C において、A G C 3 1 は、受信信号を増幅し、その増幅した受信信号を遅延回路 3 2 A および A D 変換器 3 4 へ出力する。

【 0 1 8 9 】

遅延回路 3 2 A は、A G C 3 1 から受けた受信信号を A D 変換器 3 4、F F T 3 5 A、信号除去器 3 6、I F F T 3 7、位相制御器 3 8、および D A 変換器 3 9 における全体の処理時間に相当する時間だけ受信信号を遅延し、その遅延後の受信信号を加算器 3 3 へ出力する。

10

【 0 1 9 0 】

A D 変換器 3 4 は、A G C 3 1 から受けた受信信号をアナログ信号からデジタル信号に変換して F F T 3 5 A へ出力する。

【 0 1 9 1 】

F F T 3 5 A は、受信信号をフーリエ変換し、受信信号を周波数領域の信号に変換する（ステップ S 6 1）。

【 0 1 9 2 】

その後、F F T 3 5 A は、予め検出された遅延回路 3 2 A の遅延変動および / または振幅変動に基づいて、A D 変換器 3 4 から受けた受信信号に含まれる非希望信号の各周波数成分が遅延回路 3 2 A から出力された受信信号に含まれる非希望信号の各周波数成分に一致するように、A D 変換器 3 4 から受けた受信信号に含まれる非希望信号の各周波数成分を調整する（ステップ S 6 2）。そして、F F T 3 5 A は、その調整した受信信号を信号除去器 3 6 へ出力する。

20

【 0 1 9 3 】

信号除去器 3 6 は、非希望信号の各周波数成分が調整された受信信号（＝周波数領域の信号）において、希望信号の周波数成分をゼロにして非希望信号を推定する（ステップ S 6 3）。

【 0 1 9 4 】

その後、I F F T 3 7 は、推定された非希望信号を逆フーリエ変換し、非希望信号を時間領域の信号に変換する。そして、位相制御器 3 8 は、I F F T 3 7 から出力された非希望信号を反転して D A 変換器 3 9 へ出力する。

30

【 0 1 9 5 】

引き続いて、D A 変換器 3 9 は、位相制御器 3 8 から出力された非希望信号をデジタル信号からアナログ信号に変換し、アナログ信号からなる非希望信号を加算器 3 3 へ出力する。

【 0 1 9 6 】

そうすると、加算器 3 3 は、遅延回路 3 2 A から出力された受信信号に、D A 変換器 3 9 から出力された非希望信号を加算して受信信号に含まれる非希望信号を抑制する。即ち、信号抑制回路 3 C は、推定した非希望信号を用いて受信信号に含まれる非希望信号を抑制する（ステップ S 6 4）。

40

【 0 1 9 7 】

その後、A G C 4 は、加算器 3 3 からの非希望信号が抑制された受信信号を A D 変換器 5 の最大入力電力を超えないように増幅する（ステップ S 6 5）。その結果、受信信号に含まれる希望信号は、A D 変換器 5 の必要入力電力に達する。

【 0 1 9 8 】

そして、A D 変換器 5 は、非希望信号が抑制された受信信号をアナログ信号からデジタル信号に変換し、復調器 6 は、デジタル信号からなる受信信号を復調する（ステップ S 6 6）。これによって、一連の動作が終了する。

50

【 0 1 9 9 】

このように、実施の形態 7 においては、遅延回路 3 2 A から出力された受信信号に含まれる非希望信号の各周波数成分に一致するように、A D 変換器 3 4 からの受信信号に含まれる非希望信号の各周波数成分を調整して非希望信号を推定し、その推定した非希望信号を用いて受信信号に含まれる非希望信号を抑制する。

【 0 2 0 0 】

従って、受信信号に含まれる非希望信号を正確に抑制できる。その結果、受信信号を正確に復調できる。

【 0 2 0 1 】

なお、実施の形態 7 による無線装置は、無線装置 1 0 F の位相制御器 3 8 を削除し、加算器 3 3 を減算器に代えたものであってもよい。この場合、I F F T 3 7 は、逆フーリエ変換した信号を D A 変換器 3 9 へ出力し、減算器は、遅延回路 3 2 A から出力された受信信号から、D A 変換器 3 9 から受けた非希望信号を減算する。遅延回路 3 2 A は、A G C 3 1 から受けた受信信号を A D 変換器 3 4、F F T 3 5 A、信号除去器 3 6、I F F T 3 7 および D A 変換器 3 9 における処理時間だけ遅延し、その遅延した受信信号を減算器へ出力する。従って、受信信号に含まれる非希望信号を正確に抑制できる。

【 0 2 0 2 】

その他の部分については、実施の形態 1 と同じである。

【 0 2 0 3 】

[実施の形態 8]

図 2 1 は、実施の形態 8 による無線装置の構成図である。実施の形態 8 による無線装置 1 0 G は、図 1 8 に示す無線装置 1 0 F に判定器 7 および信号切換回路 8 を追加したものであり、その他は、無線装置 1 0 F と同じである。

【 0 2 0 4 】

判定器 7 および信号切換回路 8 については、図 8 に示す無線装置 1 0 A において説明したとおりである。

【 0 2 0 5 】

無線装置 1 0 G は、受信信号に含まれる希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値よりも大きいとき、非希望信号を受信信号から抑制せずに受信信号を復調し、希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値以下であるとき、非希望信号を受信信号から抑制して受信信号を復調する。そして、無線装置 1 0 G は、非希望信号を受信信号から抑制して受信信号を復調するとき、遅延回路 3 2 A から出力された受信信号に含まれる非希望信号の各周波数成分に一致するように、A D 変換器 3 4 からの受信信号に含まれる非希望信号の各周波数成分を調整して非希望信号を推定し、その推定した非希望信号を用いて受信信号に含まれる非希望信号を抑制して復調する。

【 0 2 0 6 】

無線装置 1 0 G における無線信号の受信動作は、図 9 に示すフローチャートに従って実行される。そして、図 9 に示すフローチャートが実施の形態 8 において実行される場合、図 9 に示すステップ S 1 5 の詳細な動作は、図 2 0 に示すステップ S 6 2 ~ ステップ S 6 6 に従って実行される。

【 0 2 0 7 】

実施の形態 8 によれば、受信信号に含まれる希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値よりも大きいとき、非希望信号を受信信号から抑制せずに受信信号を復調し、希望信号の電力 P W 1 と希望信号以外の信号の電力 P W 2 との比がしきい値以下であるとき、A D 変換器 3 4 からの受信信号に含まれる非希望信号の各周波数成分を調整して非希望信号を推定し、その推定した非希望信号を用いて受信信号に含まれる非希望信号を抑制して受信信号を復調する。

【 0 2 0 8 】

従って、受信信号に含まれる非希望信号を正確に抑制できる。その結果、希望信号を高

10

20

30

40

50

性能に復調できる。

【0209】

なお、実施の形態8による無線装置は、無線装置10Gの位相制御器38を削除し、加算器33を減算器に代えたものであってもよい。この場合、IFFT37は、逆フーリエ変換した信号をDA変換器39へ出力し、減算器は、遅延回路32Aから出力された受信信号から、DA変換器39から受けた非希望信号を減算する。遅延回路32Aは、AGC31から受けた受信信号をAD変換器34、FFT35A、信号除去器36、IFFT37およびDA変換器39における処理時間だけ遅延し、その遅延した受信信号を減算器へ出力する。従って、受信信号に含まれる非希望信号を正確に抑制できる。

【0210】

その他の部分については、実施の形態1、7と同じである。

【0211】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施の形態の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【産業上の利用可能性】

【0212】

この発明は、受信信号における非希望信号を正確に抑制可能な無線装置に適用される。

【符号の説明】

【0213】

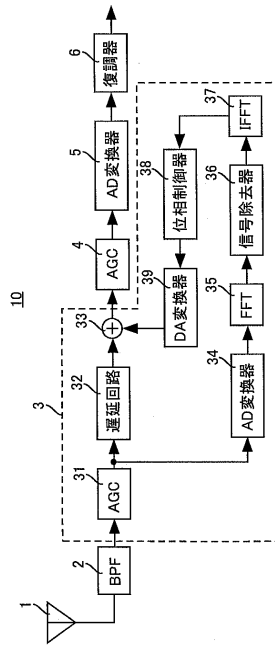
1, 101 アンテナ、2, 102 BPF、3, 3A, 3B, 3C 信号抑制回路、4, 31, 106, 114 AGC、5, 34, 107, 115 AD変換器、6, 6A, 117 復調器、7 判定器、8 信号切換回路、10, 10A, 10B, 10C, 10D, 10E, 10F, 10G, 100 無線装置、32, 32A 遅延回路、33 加算器、35, 35A FFT、36 信号除去器、37 IFFT、38, 38A, 38B 位相制御器、39, 110 DA変換器、40 電力測定器、41 周波数特性測定回路、103 ミキサ、104 ローカル信号発振器、105, 109 BPF、108 信号検出回路、111 ローパスフィルタ、112 切替器、113 減算器、116 チャンネル分離器。

10

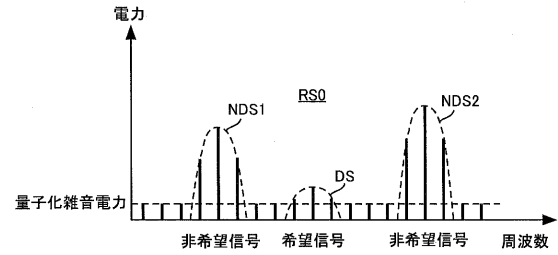
20

30

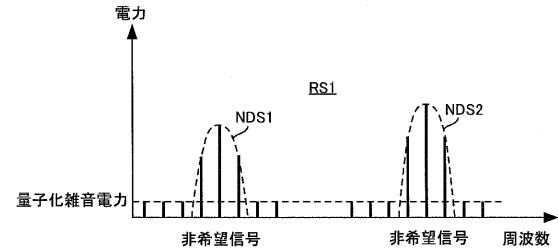
【図 1】



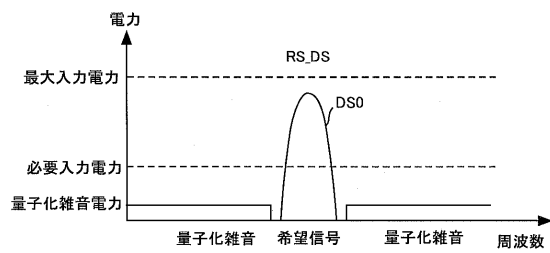
【図 2】



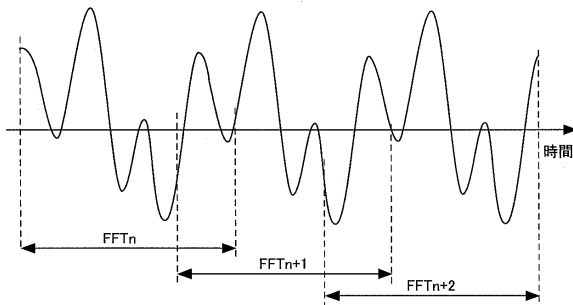
【図 3】



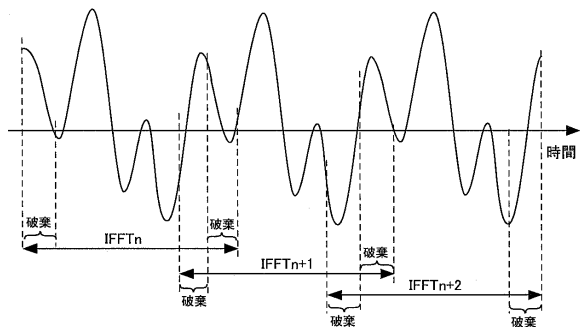
【図 4】



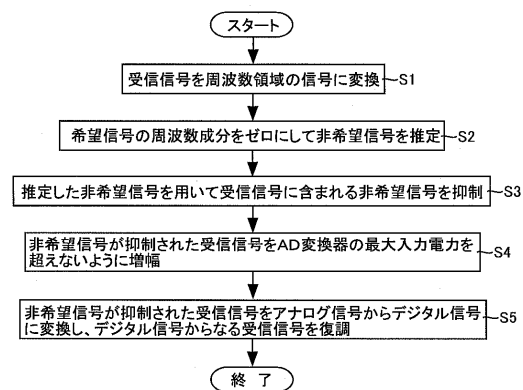
【図 5】



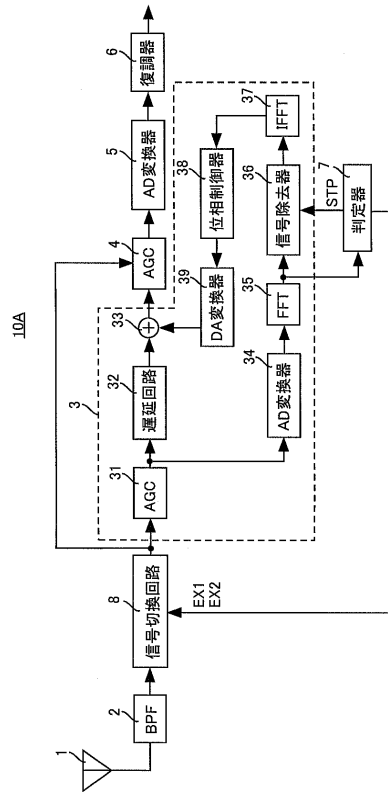
【図 6】



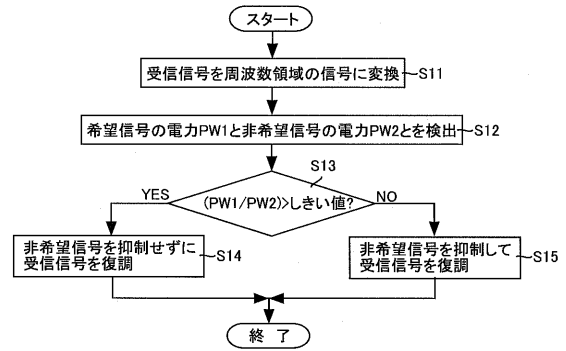
【図 7】



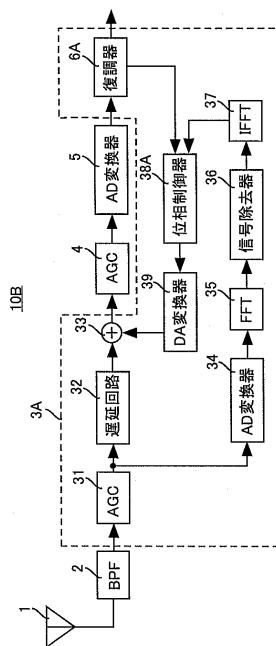
【 図 8 】



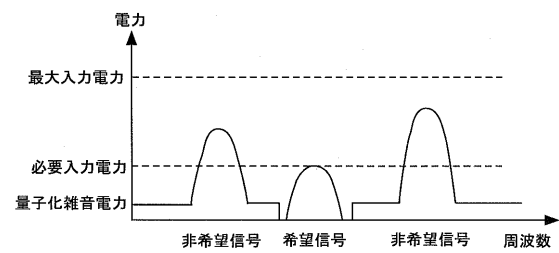
【 図 9 】



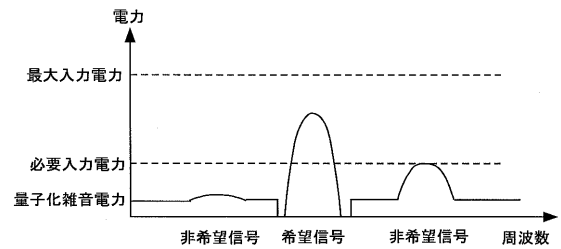
【 図 1 0 】



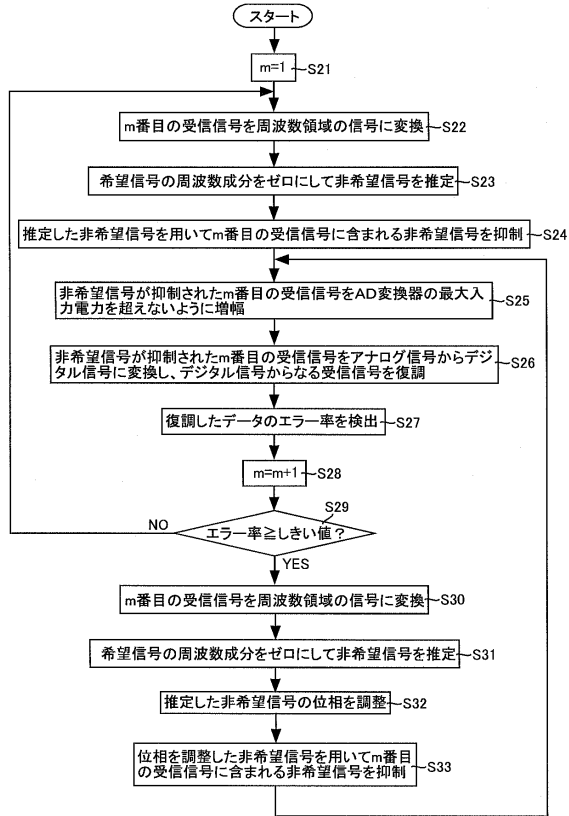
【 図 1 1 】



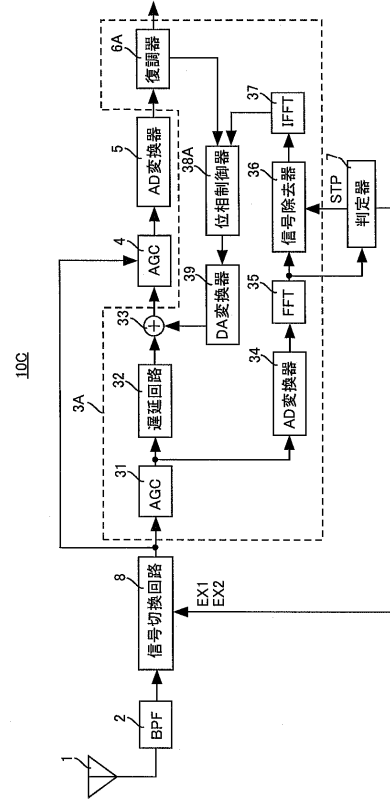
【 図 1 2 】



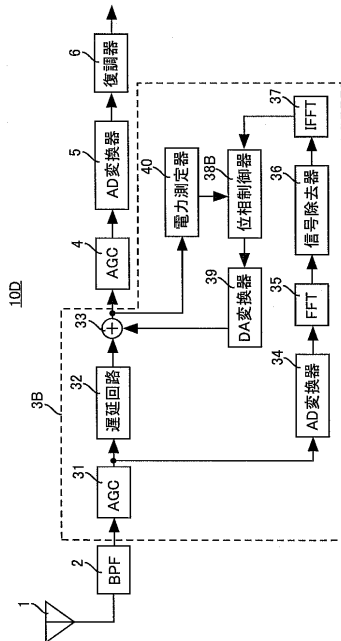
【図 13】



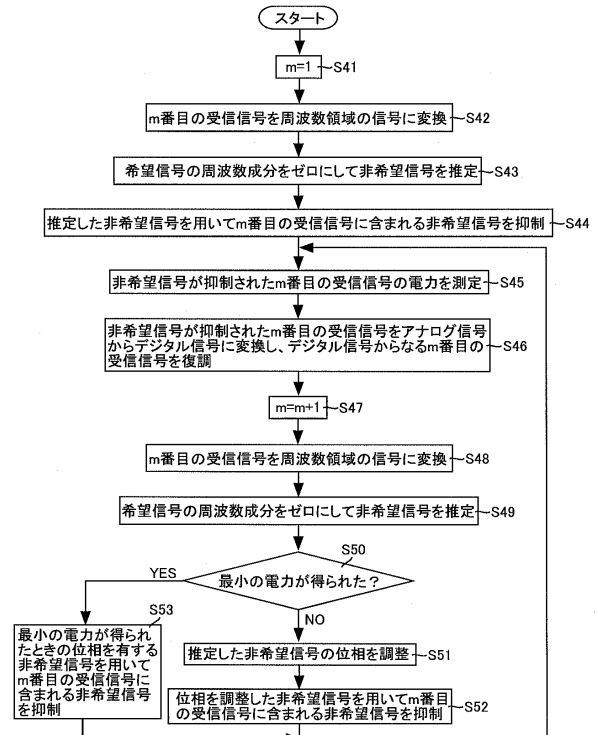
【図 14】



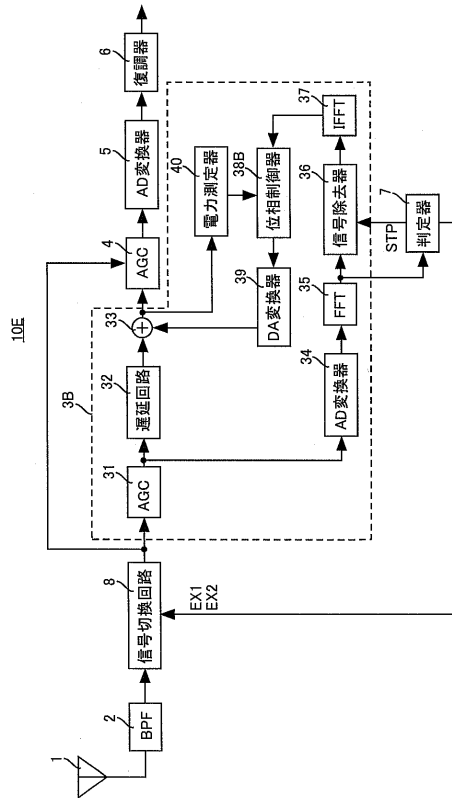
【図 15】



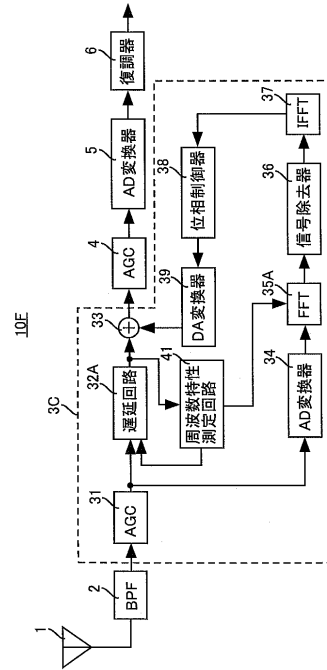
【図 16】



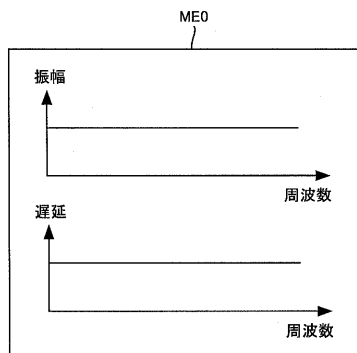
【図 17】



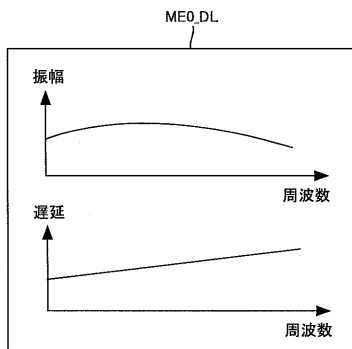
【図 18】



【図 19】

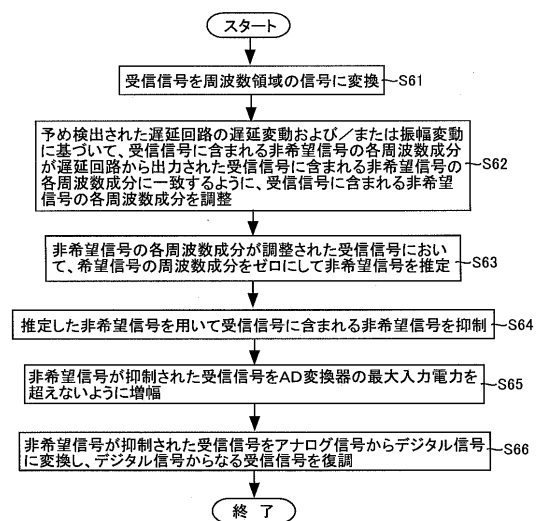


(a)



(b)

【図 20】



フロントページの続き

(72)発明者 上羽 正純

京都府相楽郡精華町光台二丁目2番地2 株式会社国際電気通信基礎技術研究所内

審査官 野元 久道

(56)参考文献 実開昭57-085741(JP,U)

特開2000-031723(JP,A)

特開2000-134174(JP,A)

特開2006-173698(JP,A)

特開2001-102942(JP,A)

特開2000-216703(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04B 1/10